

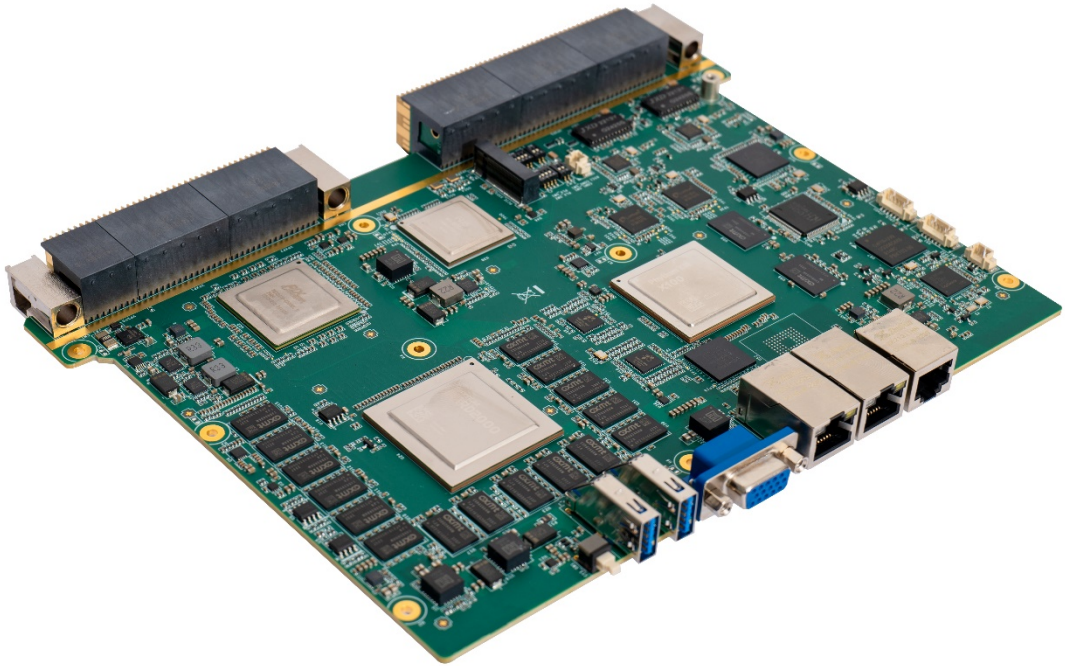
VPX-FT6284

用户手册

主板版本：V1.0

发布日期：2022-11-17

发布企业：北京维控致远科技有限公司



声明

本文档中介绍的产品（包括硬件、软件和文档本身）版权所有，未经书面授权，任何人不得以任何方式复制本文档的任何部分。

对于本文档所有明示或暗示的条款、陈述和保证，包括任何针对特定用途的适用性或不侵害知识产权的暗示保证，均不提供任何担保，除非此类免责声明的范围在法律上视为无效。不对任何与性能或使用本文档相关的伴随或后果性损害负责。本文档所含信息如有更改，恕不另行通知。

VPX-FT6284 用户手册

文档版本：V1.0

版本修订

修订日期	修订内容	修订人
2022.11.08	增加 com 口对应关系	郭俊
2022.11.17	变更定义	郭俊

目 录

第一章 概述	3
1.1 关于本手册	4
1.2 产品描述	4
1.3 功能模块图解.....	5
1.4 产品安装	6
1.4.1 安装之前准备.....	6
第二章 硬件说明	8
2.1 处理器	9
2.2 I/O 芯片	10
2.3 存储	10
2.4 网络	10
2.5 PCIE 功能.....	10
2.6 CAN.....	10
2.7 显示	10
第三章 控制器接口	错误!未定义书签。
3.1 接口示意图	错误!未定义书签。
3.2 连接器定义	错误!未定义书签。
3.2.1 接口	错误!未定义书签。
3.2.2 JTAG 接口.....	错误!未定义书签。
第四章 BIOS 设置	20
4.1 BIOS 简介	21
4.2 BIOS 参数设置	21
4.3 BIOS 基本功能设置	21
4.3.1 Main.....	22
4.3.1 .1 System Language.....	22
4.3.1 .2 System Date and Time	23
4.3.2 Advanced.....	24
4.3.2.1 CPU Information &Configuration	24
4.3.2.2 MEMORY Information &Configuration.....	25
4.3.2.3 Secure Boot Configuration.....	25
4.3.2.4 Console Redirection.....	26
4.3.2.6 VLAN Configuration.....	26
4.3.2.7 Device Information and configuration	27
4.3.3 Security	31
4.3.4 Boot.....	32
4.3.4.1 Change Boot Order	32
4.3.5 Save & Exit.....	33

第五章 常用功能技术支持	34
5.1 BIOS、VBIOS、X100 固件更新	35
5.1.1 BIOS 更新步骤:	35
5.1.2 VBIOS 更新步骤:	36
5.1.3 X100 固件更新步骤:	37

第一章 概述

1.1 关于本手册

本手册适用于下列产品型号：**VPX-FT6284**

本手册是关于上述产品的完整使用指南。以下各章节提供了关于该产品更详细的信息，包括产品的功能特性、安装使用、硬件和软件说明等内容。

本手册的电子版本，您可以在购买产品的配套光盘中获得。

注意

在使用该产品之前，请您详细阅读本手册各章节的内容。

1.2 产品描述

VPX-FT6284 是一个 6U 飞腾 VPX 主板，采用 Phytium D2000/8 高性能桌面处理芯片（支持 Phytium FT2000/4 高性能桌面处理芯片），通过 PCI-Express 总线搭配飞腾 X100 IO 扩展芯片与 PEX8748（设计预留国产 SM8748 实现无缝替换）组合而成。支持 2 路 PCI Express x16 可配置为多路 X8 与 X4，支持 4 路 SATA GEN3 的数据传输存储接口，1 路板载 128GB SSD 存储芯片(可选功能, 芯片非国产)，1 路 M.2 NVME PCIE X2 接口；4 路 USB3.0, 4 路 USB2.0；2 路 RS232/422/485 串口；4 路 RS232 串口，3 路 CAN bus；8 路 GPIO；提供最大板载双通道 32GB DDR4-2400MHz ECC 内存；通过 X100 套片扩展出 2 路 VGA 与 2 路 HDMI 显示接口，通过网讯 WX1820AL 扩展出 2 路 10G 万兆网。

主要性能指标

- 采用 Phytium D2000/8 高性能桌面处理芯片，支持 FT-2000/4 高性能桌面处理芯片；
- 搭配飞腾 X100 IO 扩展芯片；
- 搭配网讯千兆与万兆网络芯片；
- 高云 GW1N 系列 FPGA 芯片；
- 双通道 DDR4-2400MHz 32GB 板载内存；
- PCIe 扩展总线，支持 2 路 PCIe x16(默认配置为 4 路 PCIe x8)；
- 6 路 10/100/1000 自适应以太网；
- 2 路 USB3.0，4 路 USB2.0；
- 2 路 RS232/422/485 通讯串口；
- 4 路 RS232 串口；
- 3 路 CAN bus 2.0；
- 支持开关机键，复位按键；
- 主板提供 8 路 GPIO 信号；
- 2 路万兆网络；
- 1 路 PCIE X2 NVME M.2 数据传输存储接口,3 路 SATA3 数据传输存储接口；
- 操作系统：Kylin-Desktop-V10-SP1-General-Release-2203-ARM64.iso；
- 工作温度：-40℃~+70℃；

- 存储温度：-40℃~+85℃；
- 相对湿度：95%，无凝露；
- UEFI BIOS：16MB SPI 闪存；
- 机械规格：233.35mm*160mm。

1.3 功能模块图解

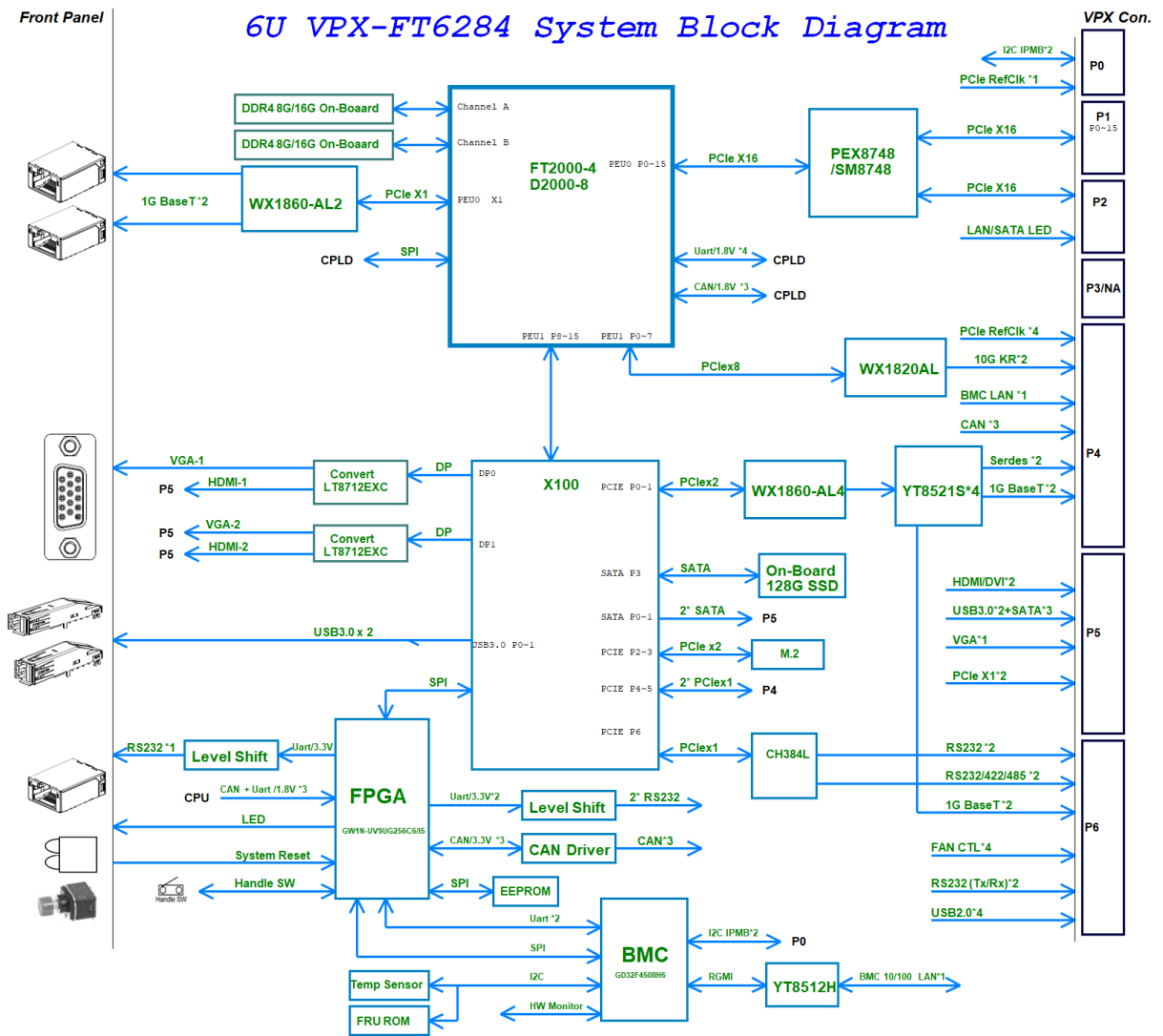


图 1-1 功能模块示意图

1.4 产品安装

1.4.1 安装之前准备

- 1) 在您安装产品之前请检查包装是否完好，以确定产品在运输的过程中没有遭到损坏。如果包装发现有破损，请您马上与运输商联系。
- 2) 在打开包装后请检查产品以及配件的完整性。打开产品外包装后，您应该发现如下产品：
 - VPX-FT6284 主板；
 - 产品合格证；
- 3) 如与规格不符，请您立刻联系我们，我们将负责维修或者更换。
- 4) 如果有可能，请您准备防静电工作台并佩戴防静电腕带，以释放身体上的静电。
- 5) 1.4.2 硬件安装

第一步： 打开防静电包装袋，取出板卡。

i 注意

手持板卡时，请您尽量只接触板卡的边缘，这样有利于保护板卡不受静电损伤。取出板卡后，请您保留产品的防静电和防振包装，以便在您不使用时产品可以妥善存放。

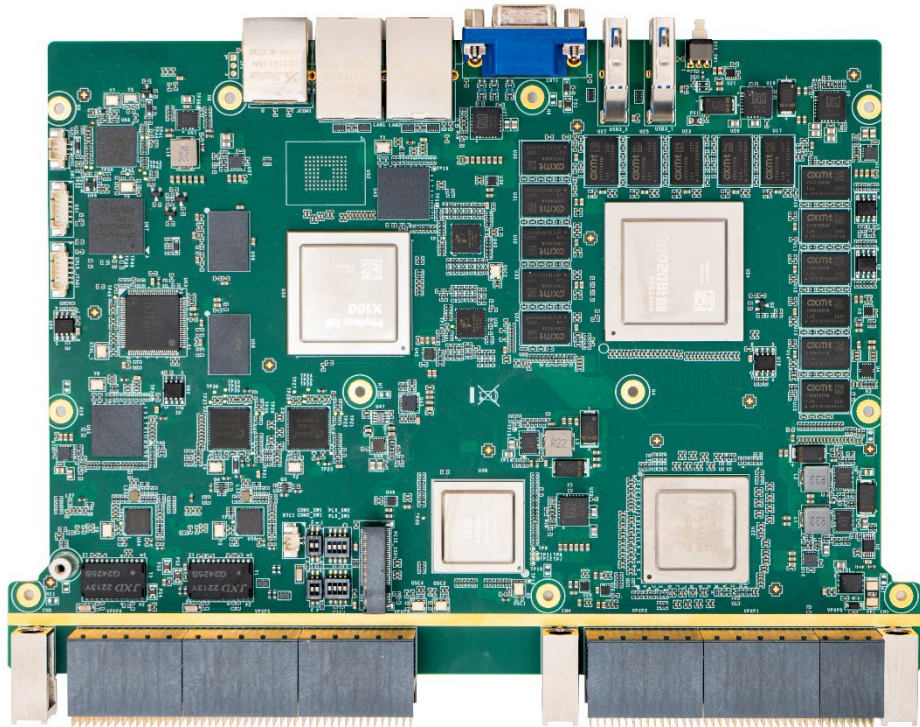


图 1-2 VPX-FT6284 产品图片

第二步： 将板卡安装好匹配的散热片模组。

第三步： 接入电源，主板自动上电开机，通过外接光驱或其他设备安装需要的操作系统。

注意

将连接器或连接电缆插到主板的各连接器接口时，请注意查看主板各连接器的第一pin脚以及防呆设置，当插入有很大阻力时，切勿用力盲目插入！

第二章 硬件说明

本章介绍了VPX-FT6284主板特点和功能。

2.1 处理器

VPX-FT6284板载一款飞腾D2000/8面向桌面应用的工业级高性能通用处理器，该处理器集成了8个64位高性能核，内置密码加速引擎，集成系统级安全机制，能够满足复杂应用场景下的性能需求和安全可信需求。VPX-FT6284支持的部分CPU型号如下表所示：

表 2-1 支持的 CPU 型号参数

处理器	腾锐 D2000/8 B1144-E8-C	腾锐 D2000/8 B1144-EN8-I	FT-2000/4 B1144-EN	FT-2000/4 B1144-EN4-I
主频	2.3GHz	2.0GHz	2.6GHz	2.2GHz
核数	8	8	4	4
Cache	L2: 8MB L3: 4MB	L2: 8MB L3: 4MB	L2: 4MB L3: 4MB	L2: 4MB L3: 4MB
TDP 功耗	40W	38W	30W	25W
质量等级	商业级	工业级	商业级	工业级

处理器支持功能有：

- 兼容ARM v8 体系结构，支持64位和32位指令；
- 兼容ARM v8虚拟化体系结构；
- 支持单精度、双精度浮点运算指令；
- 支持ASIMD处理指令；
- 支持处理器安全架构PSPA1.0；
- 集成4个FTC663核；
- L2 Cache：每个Cluster内有2MB，共4MB；
- L3 Cache：分为8个Bank，共4MB；
- 集成2个DDR4-3200控制器，支持对DDR存储数据进行实时加密；
- 集成34 Lanes PCIe 3.0接口：2个X16（每个可拆分成2个X8），2个X1；
- 集成2个千兆Ethernet接口(RGMII)，支持10/100/1000Mbps自适应；
- 集成1个SD卡控制器，兼容SD 2.0规范；
- 集成1个HDA (HD-Audio)，支持音频输出，可同时支持最多4个Codec；
- 集成对称、非对称和杂散密码加速引擎；

- 集成4个UART，1个LPC Master，32个GPIO，4个I2C，1个QSPI，2个通用SPI，3个CAN，2个WDT，16个外部中断；
- 集成2个温度传感器；
- 集成128KB On Chip Memory；
- 支持电源关断；
- 支持动态频率调整。

2.2 I/O 芯片

飞腾X100 IO功能包括：

- 最多支持10通道PCIe 3.0传输；
- 兼容SATA 3.0技术规范，最高可支持4个SATA接口；
- 集成1个低功耗GPU，集成3路独立DisplayPort1.4显示接口；
- 集成4路UART，96个GPIO,8个MIO；
- 最多可支持8个USB扩展接口，提供8个USB 3.1 Gen1接口进行数据传输。

2.3 存储

VPX-FT6284 主板支持 3 路 SATA GEN3 的数据传输存储接口，1 路 M.2 NVME PCIE x2 接口。

2.4 网络

VPX-FT6284 主板采用网讯网卡芯片扩展出 2 路 10G 万兆网络，6 路 10/100/1000M 自适应以太网。

2.5 PCIE 功能

PEX8748 扩展 2 路 PCIe x16 (Gen 3)，可通过更改拨码开关配置为 4 路 PCIe x8 或者 8 路 X4。

2.6 CAN

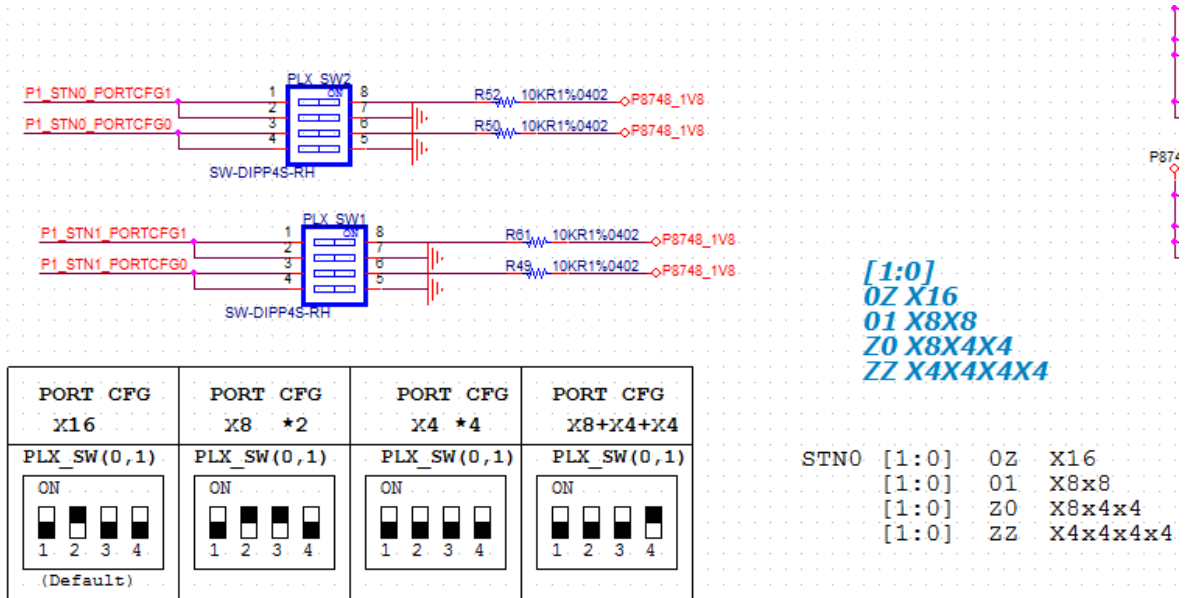
VPX-FT6284 主板采用 D2000/8 CPU 集成的 3 路 CAN 控制器，兼容 CAN2.0 标准协议。

2.7 显示

VPX-FT6284 主板搭配飞腾 X100 套片集成 GPU，该 GPU 能够高效的完成 2D、3D 图形加速功能。

支持 PCIE3.0 主机接口，支持 4K 超高清显示，支持 3 屏同时输出（3 路 DP 接口）。

PCIE 配置方法如下：



第三章 主板接口

3.1 主板接口针脚定义

3.1.1 VPX P0-VPX P6 接口针脚定义

表 3-3 VPX P0 接口针脚定义

VPX-FT6284 P0 连接器信号定义							
Plug-In	G	F	E	D	C	B	A
Mod P0							
BP J0	RowI	RowH	RowG	RowE	RowD	RowC	RowA
1	12V_HOT	12V_HOT	12V_HOT	NC	12V_HOT	12V_HOT	12V_HOT
2	12V_HOT	12V_HOT	12V_HOT	NC	12V_HOT	12V_HOT	12V_HOT
3	NC	NC	NC	NC	NC	NC	NC
4	IPMB2-SMBCLK	IPMB2-SMBDAT	GND		GND	VP0_SYSRESET#	NVMRO
5	GAP	GA4	GND	3.3V_AUX	GND	IPMB1-SMBCLK	IPMB1-SMBDAT
6	GA3	GA2	GND	NC	GND	GA1	GA0
7	BMC_TCK/SWCLK	GND	BMC_TDO	BMC_TDI	GND	BMC_TMS/SWDIO	BMC_TRSTN
8	GND	PCIE_REFCLK-	PCIE_REFCLK+	GND	NC	NC	GND

信号说明		
序号	信号名称	定义说明
1	12V_HOT	12V 电源输入；12V±5%，纹波<50mV
2	NC	悬空
3	3.3V_AUX	3.3V 辅助电源输入，仅供 BMC 用+12V、-12V 辅助电源输入（未接）
4	±12V_Aux(NC)	12V、-12V 辅助电源输入（未接）
5	NVMRO	BMC FRU 存储器只读信号，输入，CPU 板内部 4.7K 上拉至 3.3V_AUX
6	VP0_SYSRESET#	系统复位或者设备槽 PCIe 设备的 PCIe Reset 信号；默认作为设备槽 PCIe 设备的 PCIe Reset 信号，同时系统复位以及 PCIe 设备的复位信号，在 P1 都有提供，建议使用 P1 上面的信号
7	GA[4:0]#、GAP#	物理地址输入；刀片内部通过 4.7K 上拉至 3.3V_AUX，背板上只允许拉低
8	TCK、TDO、TDI、TMS、TRST#	MCU 固件更新烧录信号；
9	GND	地
10	IPMB_CLK0/1、IPMB_DATA0/1	系统管理功能，I2C 协议系统总线，内部 4.7K 上拉至 3.3V_AUX，
11	PCIE_REFCLK+_+/-	系统 PCIe 设备参考时钟；由系统控制器驱动，100MHz/HCSL 输出
12	AUX_CLK_P/N	系统保留信号，刀片备用参考时钟(NC)

表 3-4 VPX P1 接口针脚定义

VPX-FT6284 P1 连接器信号定义

Plug-In Mod P1	Row G	Row F	Row E		Row D	Row C	Row B		Row A
			Even	Odd			Even	Odd	
BP J1	RowI	RowH	RowG	RowF	RowE	RowD	RowC	RowB	RowA
1	ATX_PWRO K	GND	GND-J	PCIE_P1_TX0-	PCIE_P1_TX 0+	GND	GND-J	PCIE_P1_RX0-	PCIE_P1_RX0+
2	GND	PCIE_P1_T X1-	PCIE_P1_TX1+	GND-J	GND	PCIE_P1_RX1-	PCIE_P1_RX1+	GND-J	GND
3	RIO_RTC_V CC3	GND	GND-J	PCIE_P1_TX2-	PCIE_P1_TX 2+	GND	GND-J	PCIE_P1_RX2-	PCIE_P1_RX2+
4	GND	PCIE_P1_T X3-	PCIE_P1_TX3+	GND-J	GND	PCIE_P1_RX3-	PCIE_P1_RX3+	GND-J	GND
5	SYSEN#	GND	GND-J	PCIE_P1_TX4-	PCIE_P1_TX 4+	GND	GND-J	PCIE_P1_RX4-	PCIE_P1_RX4+
6	GND	PCIE_P1_T X5-	PCIE_P1_TX5+	GND-J	GND	PCIE_P1_RX5-	PCIE_P1_RX5+	GND-J	GND
7	RIO_PWR_B TN#	GND	GND-J	PCIE_P1 _TX6-	PCIE_P1_TX 6+	GND	GND-J	PCIE_P1_RX6-	PCIE_P1_RX6+
8	GND	PCIE_P1_T X7-	PCIE_P1_TX7+	GND-J	GND	PCIE_P1_RX7-	PCIE_P1_RX7+	GND-J	GND
9	ATX_PSON#	GND	GND-J	PCIE_P2_TX0-	PCIE_P2_TX 0+	GND	GND-J	PCIE_P2_RX0-	PCIE_P2_RX0+
10	GND	PCIE_P2_T X1-	PCIE_P2_TX1+	GND-J	GND	PCIE_P2_RX1-	PCIE_P2_RX1+	GND-J	GND
11	SATA_DSTR Y#	GND	GND-J	PCIE_P2_TX2-	PCIE_P2_TX 2+	GND	GND-J	PCIE_P2_RX2-	PCIE_P2_RX2+
12	GND	PCIE_P2_T X3-	PCIE_P2_TX3+	GND-J	GND	PCIE_P2_RX3-	PCIE_P2_RX3+	GND-J	GND
13	RIO_PCIE_P LTRST#	GND	GND-J	PCIE_P2_TX4-	PCIE_P2_TX 4+	GND	GND-J	PCIE_P2_RX4-	PCIE_P2_RX4+
14	GND	PCIE_P2_T X5-	PCIE_P2_TX5+	GND-J	GND	PCIE_P2_RX5-	PCIE_P2_RX5+	GND-J	GND
15	RIO_SYSTE MRST#	GND	GND-J	PCIE_P2_TX6-	PCIE_P2_TX 6+	GND	GND-J	PCIE_P2_RX6-	PCIE_P2_RX6+
16	GND	PCIE_P2_T X7-	PCIE_P2_TX7+	GND-J	GND	PCIE_P2_RX7-	PCIE_P2_RX7+	GND-J	GND

信号说明

序号	信号名称	定义说明
1	ATX_PWRO K	CPU 板预留 100K 下拉, 输入信号, 5V,高电平有效, ATX 电源电源 OK 信号
2	ATX_PSON#	CPU 板输出, 低电平有效, 开启 ATX 电源, 需要背板提供 5V/10K 上拉

3	RIO_RTC_V CC3	3.3V RTC 电池电源
4	RIO_PWR_B TN#	CPU 板开关机信号，低脉冲有效，输入，内部 10K 上拉至 3.3V
5	SATA_DSTR Y#	SATA 销毁输入信号，需要 mSATA 或者 M.2 SSD 支持，主板内部 10K 上拉至 3.3V，需要具体参考 SSD 厂家规格
6	RIO_PCIE_P LTRST#	设备槽 PCIe 设备的 PCIe Reset 信号，低电平有效，输出
7	RIO_SYSTE MRST#	系统复位信号，低脉冲有效，输入，内部 10K 上拉至 3.3V
8	PCIE_Pn_TX [0:7] +/-	2 路 PCIe3.0 x8 CPU 板发送，可配置为 1 路 X16 或者 4 路 PCIe3.0 X4
9	PCIE_Pn_RX [0:7] +/-	2 路 PCIe3.0 x8 CPU 板接收，可配置为 1 路 X16 或者 4 路 PCIe3.0 X4

表 3-5VPX P2 接口引脚定义

VPX-FT6284 P2 连接器信号定义									
Plug-In	Row G	Row F	Row E		Row D	Row C	Row B		Row A
			Even	Odd			Even	Odd	
Mod P1									
BP J1	RowI	RowH	RowG	RowF	RowE	RowD	RowC	RowB	RowA
1	CPLD_GPIO1	GND	GND-J	PCIE_P3_TX0-	PCIE_P3_TX0+	GND	GND-J	PCIE_P3_RX0-	PCIE_P3_RX0+
2	GND	PCIE_P3_TX1-	PCIE_P3_TX1+	GND-J	GND	PCIE_P3_RX1-	PCIE_P3_RX1+	GND-J	GND
3	CPLD_GPIO2	GND	GND-J	PCIE_P3_TX2-	PCIE_P3_TX2+	GND	GND-J	PCIE_P3_RX2-	PCIE_P3_RX2+
4	GND	PCIE_P3_TX3-	PCIE_P3_TX3+	GND-J	GND	PCIE_P3_RX3-	PCIE_P3_RX3+	GND-J	GND
5	CPLD_GPIO3	GND	GND-J	PCIE_P3_TX4-	PCIE_P3_TX4+	GND	GND-J	PCIE_P3_RX4-	PCIE_P3_RX4+
6	GND	PCIE_P3_TX5-	PCIE_P3_TX5+	GND-J	GND	PCIE_P3_RX5-	PCIE_P3_RX5+	GND-J	GND
7	CPLD_GPIO4	GND	GND-J	PCIE_P3_TX6-	PCIE_P3_TX6+	GND	GND-J	PCIE_P3_RX6-	PCIE_P3_RX6+
8	GND	PCIE_P3_TX7-	PCIE_P3_TX7+	GND-J	GND	PCIE_P3_RX7-	PCIE_P3_RX7+	GND-J	GND
9	IPMB_GPIO1	GND	GND-J	PCIE_P4_TX0-	PCIE_P4_TX0+	GND	GND-J	PCIE_P4_RX0-	PCIE_P4_RX0+
10	GND	PCIE_P4_TX1-	PCIE_P4_TX1+	GND-J	GND	PCIE_P4_RX1-	PCIE_P4_RX1+	GND-J	GND
11	IPMB_GPIO2	GND	GND-J	PCIE_P4_TX2-	PCIE_P4_TX2+	GND	GND-J	PCIE_P4_RX2-	PCIE_P4_RX2+
12	GND	PCIE_P4_TX3-	PCIE_P4_TX3+	GND-J	GND	PCIE_P4_RX3-	PCIE_P4_RX3+	GND-J	GND
13	IPMB_GPIO3	GND	GND-J	PCIE_P4_TX4-	PCIE_P4_TX4+	GND	GND-J	PCIE_P4_RX4-	PCIE_P4_RX4+
14	GND	PCIE_P4_TX5-	PCIE_P4_TX5+	GND-J	GND	PCIE_P4_RX5-	PCIE_P4_RX5+	GND-J	GND
15	IPMB_GPIO4	GND	GND-J	PCIE_P4_TX6-	PCIE_P4_TX6+	GND	GND-J	PCIE_P4_RX6-	PCIE_P4_RX6+
16	GND	PCIE_P4_TX7-	PCIE_P4_TX7+	GND-J	GND	PCIE_P4_RX7-	PCIE_P4_RX7+	GND-J	GND

信号说明		
序号	信号名称	定义说明
1	NC	悬空，无信号连接。

1	CPLD_GPIO[1:4]	GPIO, CPU 板内部 10K 上拉至 3.3V
2	IPMB_GPIO[1:4]	GPIO, CPU 板内部 10K 上拉至 3.3V
3	PCIE_Pn_TX[0:7] +/-	2 路 PCIe3.0 x8 CPU 板发送, 可配置为 1 路 X16 或者 4 路 PCIe3.0 X4
4	PCIE_Pn_RX[0:7] +/-	2 路 PCIe3.0 x8 CPU 板接收, 可配置为 1 路 X16 或者 4 路 PCIe3.0 X4

表 3-6 VPX P4 接口针脚定义

VPX-FT6284 P4 连接器信号定义									
Plug-In	Row G	Row F	Row E		Row D	Row C	Row B		Row A
			Even	Odd			Even	Odd	
Mod P1									
BP J1	RowI	RowH	RowG	RowF	RowE	RowD	RowC	RowB	RowA
1	LED_LAN1_L INK	GND	GND-J	10G_XAUI_PO RT1_TX_N0	10G_XAUI_PORT 1_TX_P0	GND	GND-J	10G_XAUI_PORT 1_RX_N0	10G_XAUI_PO RT1_RX_P0
2	GND	10G_XAU I_PORT0 _TX_N0	10G_XAUI_PO RT0_TX_P0	GND-J	GND	10G_XAUI_ PORT0_RX _N0	10G_XAUI_PORT0_ RX_P0	GND-J	GND
3	LED_LAN2_L INK	GND	GND-J	SFP0_SDA	SFP0_SCL	GND	GND-J	SFP1_SDA	SFP1_SCL
4	GND	BMC_LA N_MDI1-	BMC_LAN_MD I1+	GND-J	GND	BMC_LAN_ MDI0-	BMC_LAN_MDI0+	GND-J	GND
5	LED_LAN3_L INK	GND	GND-J			GND	GND-J		
6	GND			GND-J	GND			GND-J	GND
7	LED_LAN4_L INK	GND	GND-J	CANL0	CANH0	GND	GND-J		
8	GND	CANL2	CANH2	GND-J	GND	CANL1	CANH1	GND-J	GND
9	LED_RIO_S ATA	GND	GND-J	RTM_PCIE_RE FCLK_N3	RTM_PCIE_REF CLK_P3	GND	GND-J	RTM_PCIE_REF CLK_N2	RTM_PCIE_RE FCLK_P2
10	GND	RTM_PCI E_REFCL K_N1	RTM_PCIE_RE FCLK_P1	GND-J	GND	RTM_PCIE_ REFCLK_N0	RTM_PCIE_REFCL K_P0	GND-J	GND
11	LED_RIO_P WR_STATE	GND	GND-J	SERDES2_TX-	SERDES2_TX+	GND	GND-J	SERDES2_RX-	SERDES2_RX +
12	GND	SERDES1 _TX-	SERDES1_TX +	GND-J	GND	SERDES1_ RX-	SERDES1_RX+	GND-J	GND
13	LED_RIO_S YSTEM_STA TE	GND	GND-J	LAN2_MDI1-	LAN2_MDI1+	GND	GND-J	LAN2_MDI0-	LAN2_MDI0+
14	GND	LAN2_MD I3-	LAN2_MDI3+	GND-J	GND	LAN2_MDI2-	LAN2_MDI2+	GND-J	GND
15	LED_RIO_B MC_ALERT	GND	GND-J	LAN1_MDI1-	LAN1_MDI1+	GND	GND-J	LAN1_MDI0-	LAN1_MDI0+
16	GND	LAN1_MD I3-	LAN1_MDI3+	GND-J	GND	LAN1_MDI2-	LAN1_MDI2+	GND-J	GND

信号说明		
序号	信号名称	定义说明
1	LED_LAN[1:4]_LINK	4路网络 Link 状态指示灯信号，有数据闪烁;高电平有效输出，RTM 卡可以直接将此信号接到 Led 灯正极，负极接地
2	LED_RIO_SATA	硬盘指示灯信号，硬盘读写数据闪烁;高电平有效输出，RTM 卡可以直接将此信号接到 Led 灯正极，负极接地
3	LED_RIO_PWR_STATE	主板电源状态指示灯信号，高电平有效输出，主板上电之后长亮，RTM 卡可以直接将此信号接到 Led 灯正极，负极接地
4	LED_RIO_SYSTEM_STATE	主板 CPU 活动状态指示灯信号，高电平有效输出，可配置 GPIO 驱动此信号，RTM 卡可以直接将此信号接到 Led 灯正极，负极接地
5	LED_RIO_BMC_ALERT	主板硬件健康状态指示灯信号，高电平有效输出，BMC 监控电压，温度，电流等健康状态，有异常闪烁，无异常长亮
6	10G_XAUI_PORTx_RX_P/N	两路 10G KR 接收信号
7	10G_XAUI_PORTx_TX_P/N	两路 10G KR 发送信号
8	BMC_LAN_MDI[0/1]+/-	一路 10/100M BMC 网络，不支持系统网络，通过此网络访问 BMC，默认动态 IP，可以支持静态 IP 地址
9	CAN H/L[0:2]	3 路 CAN 信号
10	SERDES[1/2]_RX+/-	两路 Base-X 网络接收信号，和 P6 上面两路 Base-T 不可同时使用，通过拨码开关选择使用
11	SERDES[1/2]_TX+/-	两路 Base-X 网络发送信号，和 P6 上面两路 Base-T 不可同时使用，通过拨码开关选择使用
12	LAN[1:2]_MDI[0:3]+/-	两路 10/100M /1000M Base-T 自适应网络
13	RTM_PCIE_REFCLK_P/N[0:3]	4 路 PCIe 设备参考时钟；由系统控制器驱动，100MHz/HCSL 输出

表 3-7 VPX P5 接口针脚定义

VPX-FT6284 P5 连接器信号定义									
Plug-In	Row G	Row F	Row E		Row D	Row C	Row B		Row A
			Even	Odd			Even	Odd	
Mod P1									
BP J1	RowI	RowH	RowG	RowF	RowE	RowD	RowC	RowB	RowA
1	RTM_HD MI_1_VC C5	GND	GND-J	DP1_HDMI_DAT A1-	DP1_HDM I_DATA1+	GND	GND-J	DP1_HDMI_DATA 2-	DP1_HDMI_DATA 2+
2	GND	DP1_HDMI_ CLK-	DP1_HDMI_CL K+	GND-J	GND	DP1_HDMI_DATA 0-	DP1_HDMI_DATA 0+	GND-J	GND
3	RTM_HD MI_2_VC C5	GND	GND-J	DP0_HDMI_DAT A1-	DP0_HDM I_DATA1+	GND	GND-J	DP0_HDMI_DATA 2-	DP0_HDMI_DATA 2+
4	GND	DP0_HDMI_ CLK-	DP0_HDMI_CL K+	GND-J	GND	DP0_HDMI_DATA 0-	DP0_HDMI_DATA 0+	GND-J	GND
5	RTM_VGA _VCC5	GND	GND-J	DP0_HDMI_DDC DAT	DP0_HDM I_DDCCLK	GND	GND-J	DP1_HDMI_DDC DAT	DP1_HDMI_DDC CLK
6	GND	X100_USB3 _P2_RXN	X100_USB3_P 2_RXP	GND-J	GND	DP0_HDMI_HPD ET	DP1_HDMI_HPD ET	GND-J	GND
7	RTM_USB 1_VCC5	GND	GND-J	X100_USB3_P3_ RXN	X100_USB 3_P3_RXP	GND	GND-J	X100_USB3_P2_ TXN	X100_USB3_P2_ TXP
8	GND			GND-J	GND	X100_USB3_P3_ TXN	X100_USB3_P3_ TXP	GND-J	GND

9	RTM_USB 2_VCC5	GND	GND-J	SATA_TXN0	SATA_TX P0	GND	GND-J	SATA_RXN0	SATA_RXP0
10	GND	SATA_TXN2	SATA_TXP2	GND-J	GND	SATA_RXN2	SATA_RXP2	GND-J	GND
11	RTM_USB 3_VCC5	GND	GND-J	SATA_TXN1	SATA_TX P1	GND	GND-J	SATA_RXN1	SATA_RXP1
12	GND	USB2_P3-	USB2_P3+	GND-J	GND	USB2_P2-	USB2_P2+	GND-J	GND
13	RTM_USB 4_VCC5	GND	GND-J		REAR_BL UE	GND	GND-J	REAR_GREEN	REAR_RED
14	GND	REAR_DDC _CLK	REAR_DDC_D AT	GND-J	GND	REAR_VSYNC	REAR_HSYNC	GND-J	GND
15	RTM_SAT A_VCC3	GND	GND-J	X100_PCIE_X1D 0_TXN0	X100_PCI E_X1D0_T XP0	GND	GND-J	X100_PCIE_X1D 0_RXN0	X100_PCIE_X1D 0_RXP0
16	GND	X100_PCIE_ X1D1_TXN0	X100_PCIE_X1 D1_TXP0	GND-J	GND	X100_PCIE_X1D 1_RXN0	X100_PCIE_X1D 1_RXP0	GND-J	GND

信号说明

序号	信号名称	定义说明
1	RTM_HDMI_1/2_VCC5	2路 HDMI 5V 电源，只能提供给 HDMI 显示使用
2	RTM_VGA_VCC5	1路 VGA 5V 电源，只能提供给 VGA 显示使用
3	RTM_USB[1:4]_VCC5	4路 USB 5V 电源，提供 USB 设备使用
4	RTM_SATA_VCC3	1路 mSATA 3.3V 电源，提供给 mSATA 或者 M.2 SSD 使用
5	DP[0:1]_HDMI_DATA[0:2]+/- DP[0:1]_HDMI_CLK[0:2]+/- DP[0:1]_HDMI_DDC DP[0:1]_HDMI_HPDET	2路 HDMI 信号，可以直接按照标准规范拉到 HDMI 连接器
6	X100_USB3_P2/3_TX[P/N]	两路 USB3.0 发送信号，USB2.0 需要搭配对应的 Port 编号
7	X100_USB3_P2/3_RX[P/N]	两路 USB3.0 接收信号，USB2.0 需要搭配对应的 Port 编号
8	USB2_P2/3 +/-	两路 USB2.0 信号
9	REAR_R/G/B/HS/VS/DDC	1路 VGA 信号，可以直接拉到 VGA 连接器
10	X100_PCIE_X1D0/1_RXP/N	两路 PCIe X1 接收信号
11	X100_PCIE_X1D0/1_TXP/N	两路 PCIe X1 发送信号

表 3-8 VPX P6 接口引脚定义

VPX-FT6284 P6 连接器信号定义									
Plug-In	Row G	Row F	Row E		Row D	Row C	Row B		Row A
			Even	Odd			Even	Odd	
Mod P1	RowI	RowH	RowG	RowF	RowE	RowD	RowC	RowB	RowA
BP J1	RowI	RowH	RowG	RowF	RowE	RowD	RowC	RowB	RowA
1	FAN1_PWM	GND	GND-J	USB2_P7-	USB2_P7+	GND	GND-J	USB2_P4-	USB2_P4+
2	GND	USB2_P6-	USB2_P6+	GND-J	GND	USB2_P5-	USB2_P5+	GND-J	GND

3	FAN1_TACH	GND	GND-J	RTM_COM2_DCD#	RTM_COM2_RI#	GND	GND-J	RTM_COM2_SIN	RTM_COM2_SOUT
4	GND	RTM_COM2_RTS#	RTM_COM2_CTS#	GND-J	GND	RTM_COM2_D_TR#	RTM_COM2_D_SR#	GND-J	GND
5	FAN2_PWM	GND	GND-J	RTM_COM3_DCD#	RTM_COM3_RI#	GND	GND-J	RTM_COM3_SIN	RTM_COM3_SOUT
6	GND	RTM_COM3_RTS#	RTM_COM3_CTS#	GND-J	GND	RTM_COM3_D_TR#	RTM_COM3_D_SR#	GND-J	GND
7	FAN2_TACH	GND	GND-J	RTM_COM4_DCD#	RTM_COM4_RI#	GND	GND-J	RTM_COM4_SIN	RTM_COM4_SOUT
8	GND	RTM_COM4_RTS#	RTM_COM4_CTS#	GND-J	GND	RTM_COM4_D_TR#	RTM_COM4_D_SR#	GND-J	GND
9	FAN3_PWM	GND	GND-J	LAN3_MDI1-	LAN3_MDI1+	GND	GND-J	LAN3_MDI0-	LAN3_MDI0+
10	GND	LAN3_MDI3-	LAN3_MDI3+	GND-J	GND	LAN3_MDI2-	LAN3_MDI2+	GND-J	GND
11	FAN3_TACH	GND	GND-J	LAN4_MDI1-	LAN4_MDI1+	GND	GND-J	LAN4_MDI0-	LAN4_MDI0+
12	GND	LAN4_MDI3-	LAN4_MDI3+	GND-J	GND	LAN4_MDI2-	LAN4_MDI2+	GND-J	GND
13	FAN4_PWM	GND	GND-J	CPU_COM3_RX	CPU_COM3_TX	GND	GND-J	CPU_COM2_RX	CPU_COM2_TX
14	GND			GND-J	GND			GND-J	GND
15	FAN4_TACH	GND	GND-J	RTM_COM1_DCD#	RTM_COM1_RI#	GND	GND-J	RTM_COM1_SIN	RTM_COM1_SOUT
16	GND	RTM_COM1_RTS#	RTM_COM1_CTS#	GND-J	GND	RTM_COM1_D_TR#	RTM_COM1_D_SR#	GND-J	GND

信号说明

序号	信号名称	定义说明																																								
1	FAN[1:4]_PWM/TACH	4 路风扇转速控制、侦测信号，可以通过 BMC 配置转速																																								
2	USB2_P/N[4:7]	4 路 USB2.0 信号																																								
3	RTM_COM[1:2]	2 路 RS232/422/485 串口，通过拨码开关配置串口模式 <table border="1" style="margin: 10px auto;"> <thead> <tr> <th>DB9 Pin</th> <th>RS-232</th> <th>RS-422</th> <th>RS-485</th> </tr> </thead> <tbody> <tr> <td>1</td> <td>DCD</td> <td>TX-</td> <td>Data-</td> </tr> <tr> <td>2</td> <td>SIN</td> <td>TX+</td> <td>Data+</td> </tr> <tr> <td>3</td> <td>SOUT</td> <td>RX+</td> <td></td> </tr> <tr> <td>4</td> <td>DTR</td> <td>RX-</td> <td></td> </tr> <tr> <td>5</td> <td></td> <td>Ground</td> <td></td> </tr> <tr> <td>6</td> <td>DSR</td> <td></td> <td></td> </tr> <tr> <td>7</td> <td>RTS</td> <td></td> <td></td> </tr> <tr> <td>8</td> <td>CTS</td> <td></td> <td></td> </tr> <tr> <td>9</td> <td>RI</td> <td></td> <td></td> </tr> </tbody> </table>	DB9 Pin	RS-232	RS-422	RS-485	1	DCD	TX-	Data-	2	SIN	TX+	Data+	3	SOUT	RX+		4	DTR	RX-		5		Ground		6	DSR			7	RTS			8	CTS			9	RI		
DB9 Pin	RS-232	RS-422	RS-485																																							
1	DCD	TX-	Data-																																							
2	SIN	TX+	Data+																																							
3	SOUT	RX+																																								
4	DTR	RX-																																								
5		Ground																																								
6	DSR																																									
7	RTS																																									
8	CTS																																									
9	RI																																									
4	RTM_COM[3:4]	2 路 RS232 串口																																								
5	CPU_COM 2/3_TX/Rx	2 路 3 线制 RS232 串口																																								
6	LAN[3:4]_MDI[0:3]+/-	两路 10/100M /1000M Base-T 自适应网络，和 P4 上面两路 Base-X 不可同时使用，通过拨码开关选择使用																																								

第四章 BIOS 设置

4.1 BIOS 简介

BIOS 固化在 CPU 板上的闪存存储器中，是新一代的计算机固件。主要功能包括：初始化系统硬件、设置各系统部件的工作状态、调整各系统部件的工作参数、诊断系统各部件的功能并报告故障、给上层软件系统提供操作控制接口、引导操作系统等。BIOS 提供用户一个菜单式的人机接口，方便用户配置各系统参数设置、控制电源管理模式、调整系统设备的资源分配等等。

正确配置 BIOS 各项参数，可使系统稳定可靠地工作，同时也能提升系统的整体性能。不适当的甚至错误的 BIOS 参数设置，则会使系统工作性能大为降低，使系统工作不稳定，甚至无法正常工作。

4.2 BIOS 参数设置

当系统接通电源，正常开机后，可以看到开机 LOGO 及进入 BIOS 设置程序提示信息，此时(其它时间无效)用户可以按<F8>键进入 BIOS 设置程序界面；或按<F2>键进入启动菜单界面，选择“Enter Setup”后按<Enter>键进入 BIOS 设置程序界面。进入 BIOS 设置界面后按<F1>键可查看设置快捷按键帮助！

注意

用户每一次更新完 BIOS 后第一次开机时，用户必须进入 BIOS 设置界面设置内置缺省值：显示开机画面后按<F8>键进入设置界面，按下<F9>键选择 Yes，再按下<F10>保存退出，以保证系统所有的设置都是按照软件初始化最佳状态运行！

BIOS 的设置直接影响主机的性能，如果设置错误的参数可能造成主机性能不稳定甚至永久性损坏！

由于本公司 BIOS 会不断研发及更新，后续版本 BIOS 界面可能会略有不同，以下信息仅供参考。

4.3 BIOS 基本功能设置

当 SETUP 程序启动之后，可以看到 BIOS Configuration Utility，画面如下：

4.3.1 Main

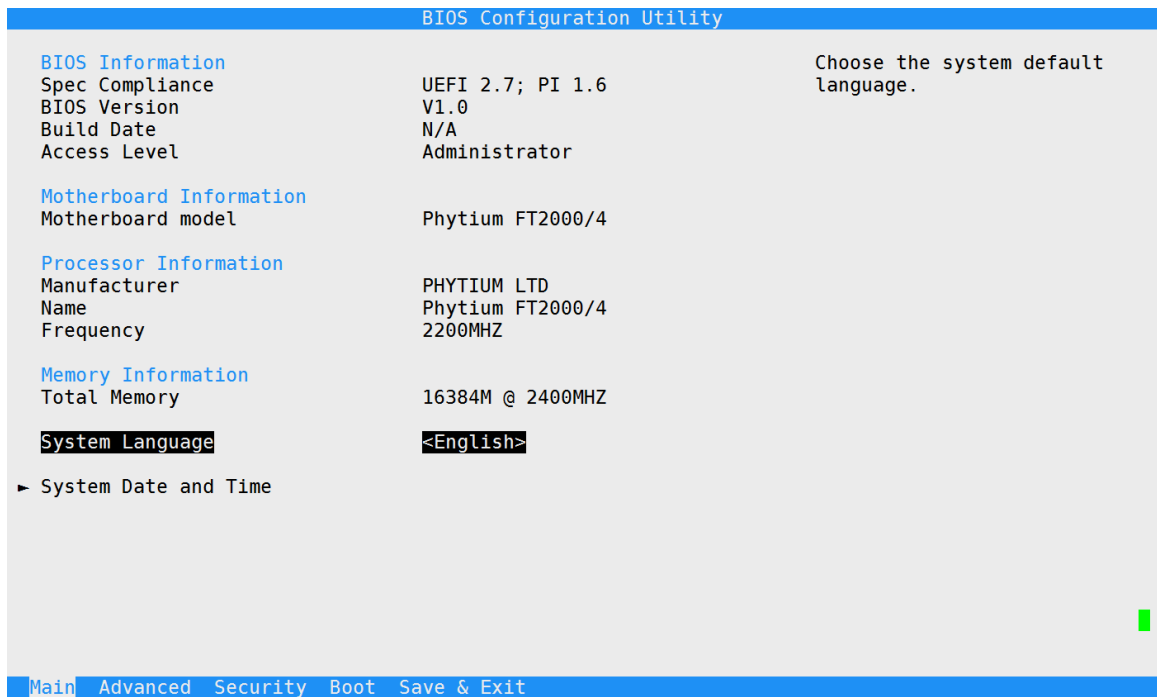


图 4-1 Main 页面

- Main

本页面主要显示系统信息，包含 BIOS 及硬件相关信息。

4.3.1 .1 System Language

- System Language

选择 Setup 语言模式，可选 English 和 zh-Hans 两种模式，默认为 English 模式

4.3.1 .2 System Date and Time

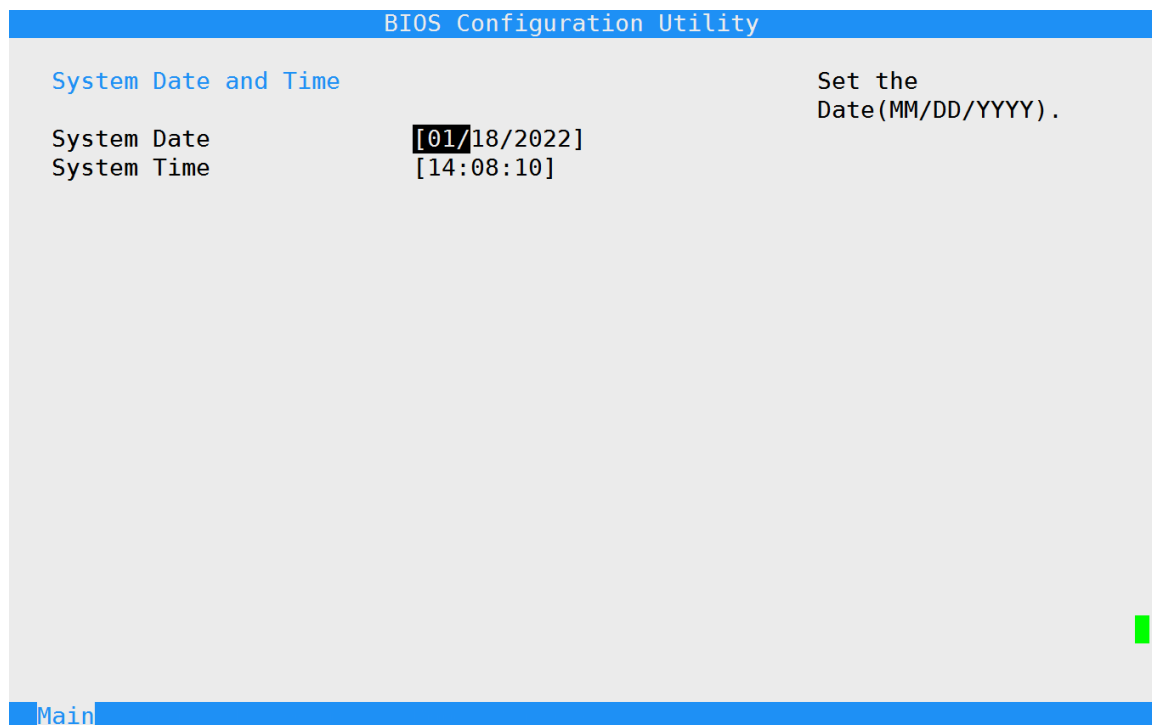


图 4-2 System Date and Time 页面

调节系统时间和日期，详见以下说明：

●System Date

按<Enter>键后输入数值来设置当前的日期。以月/日/年的格式来表示。各项目合理的范围是：Month/月(01-12), Date/日(01-31), Year/年(最大至 2099)。

●System Time

按<Enter>键后输入数值来设置当前的时间。以时/分/秒的格式来表示。各项目合理的范围是：Hour/时(00-23), Minute/分(00-59), Second/秒(00-59)。

ⓘ 注意

当主板RTC时钟芯片无RTC供电时，RTC时间将会清除。进入Setup时无法设置和保存RTC时间，需进入操作系统输入“sudo hwclock -w”命令将当前时间写入RTC时钟芯片后方可在Setup下更改RTC时间。

4.3.2 Advanced

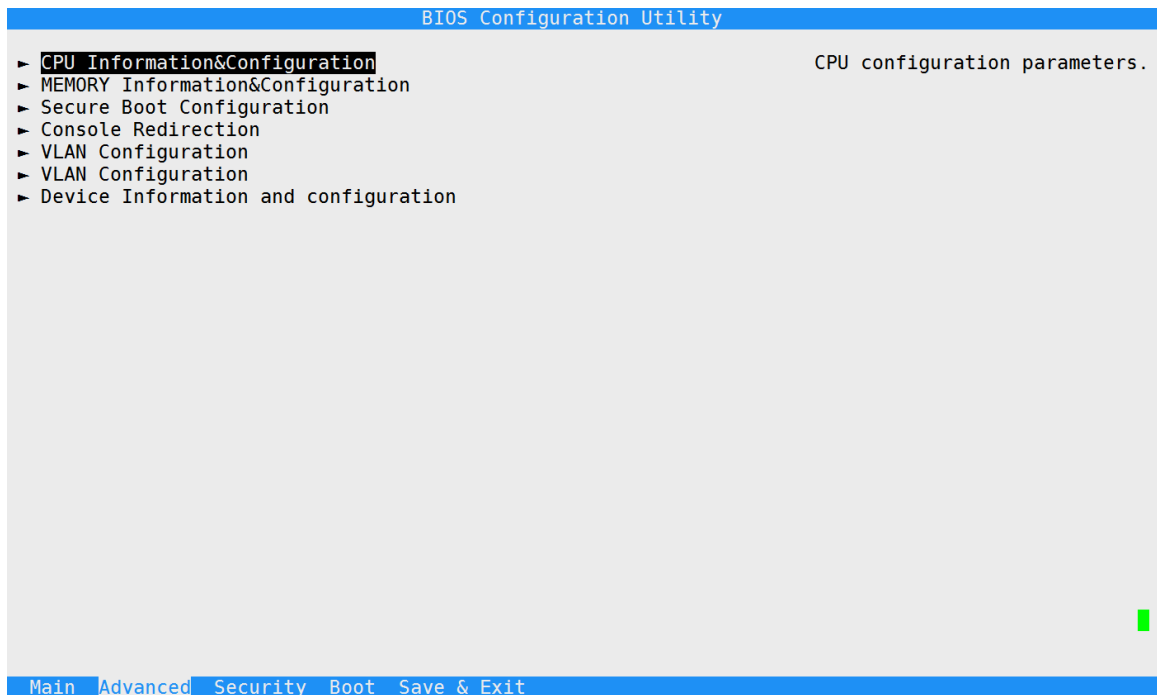


图 4-3 Advanced 页面

4.3.2.1 CPU Information & Configuration

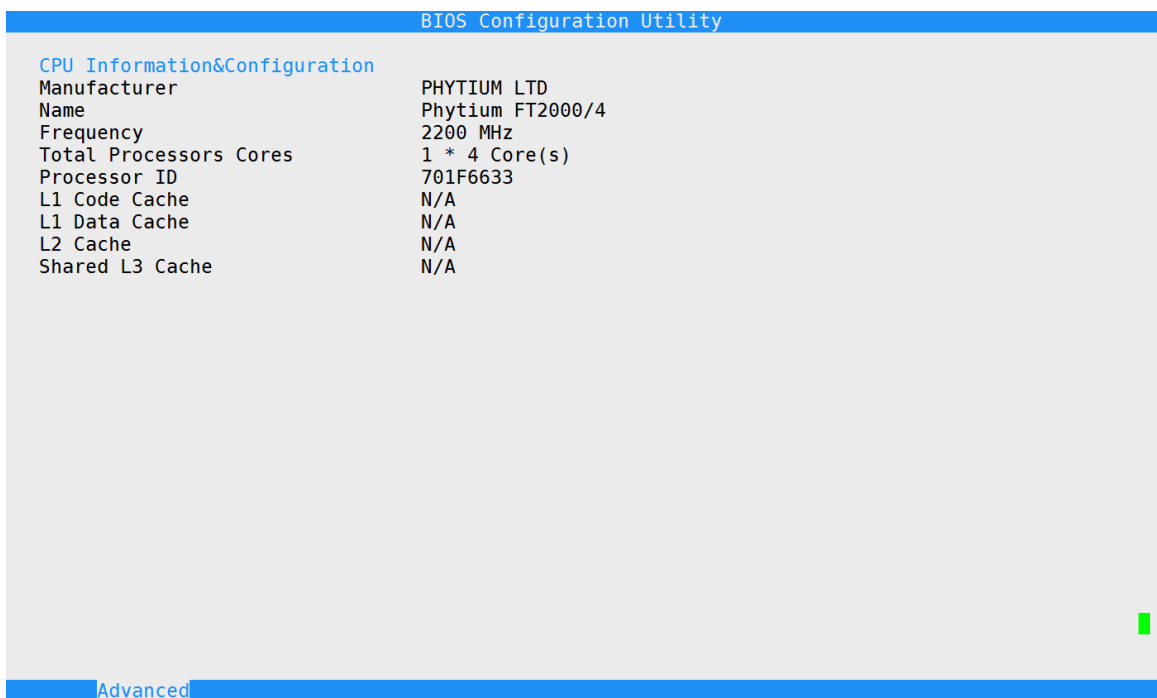


图 4-4 CPU Information & Configuration 页面

●CPU Information & Configuration

查看 CPU 相关配置信息。

4.3.2.2 MEMORY Information & Configuration

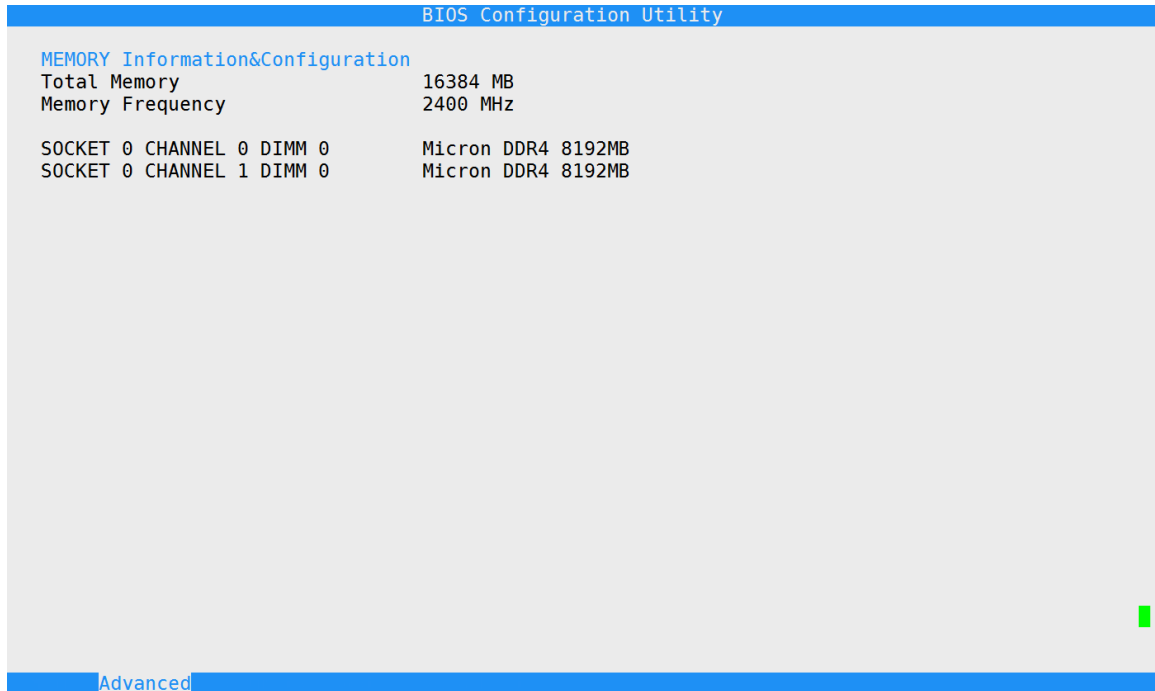


图 4-5 MEMORY Information & Configuration 页面

●MEMORY Information & Configuration

查看内存相关配置信息。

4.3.2.3 Secure Boot Configuration

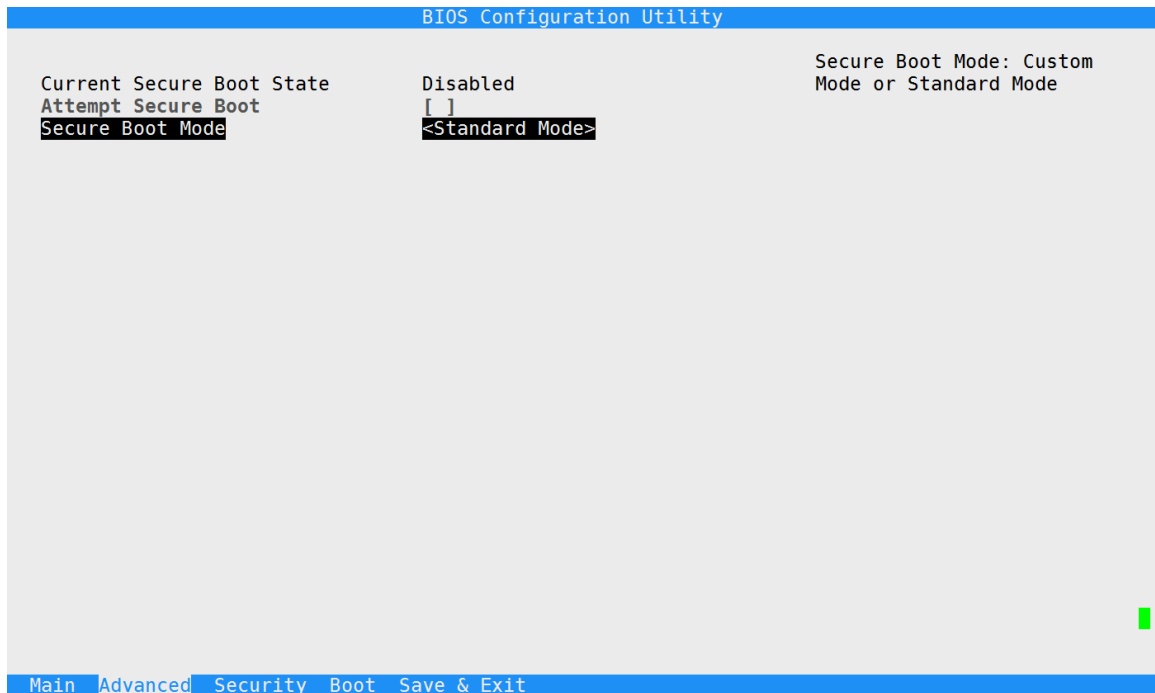


图 4-6 Secure Boot Configuration 页面

●Secure Boot Mode

安全启动模式设置：标准模式和自定义模式。

4.3.2.4 Console Redirection

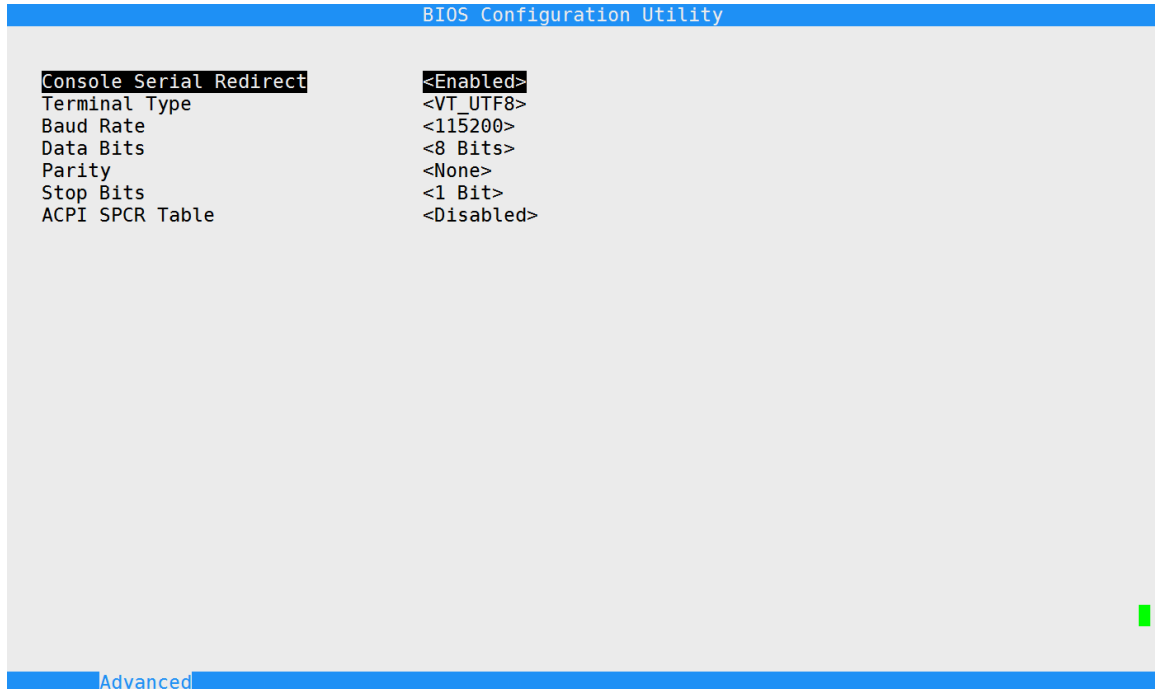


图 4-7 Console Redirection 页面

●Console Serial Redirection

启用/禁用调试串口重定向，及串口终端类型、波特率、数据位、奇偶校验、停止位设置，启用/禁用 ACPI 表中是否添加 SPCR 表。

4.3.2.6 VLAN Configuration

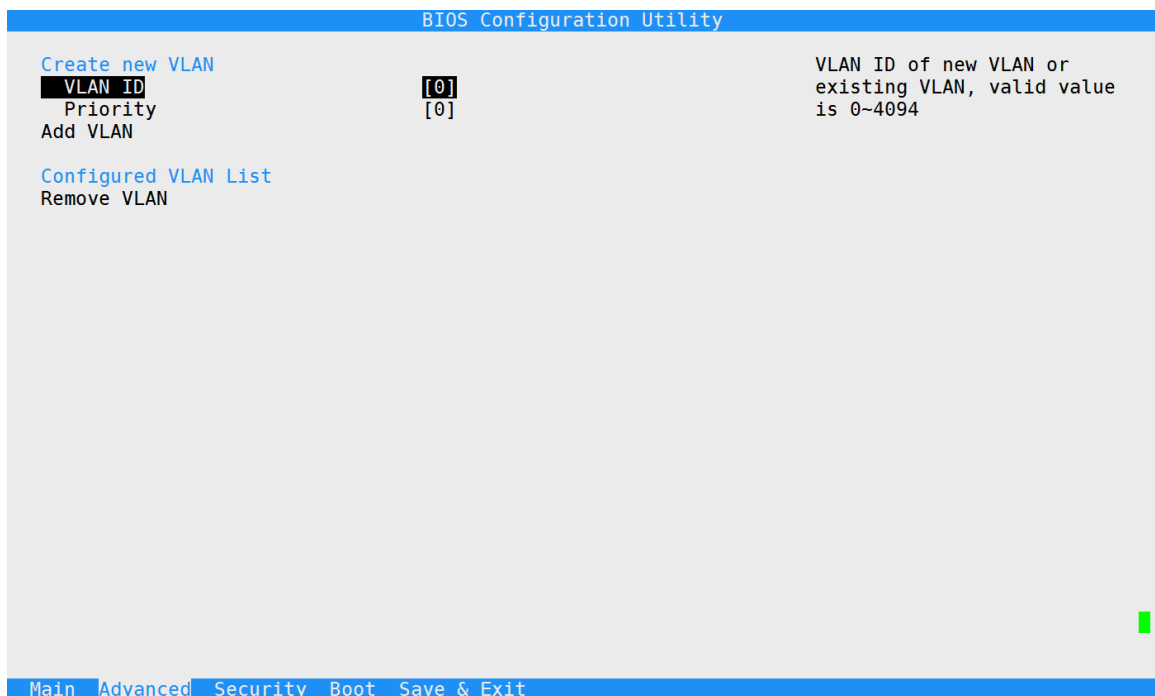


图 4-8 VLAN Configuration 页面

- Create new VLAN

新建一个 VLAN

- Configured VLAN List

配置已创建的 VLAN

4.3.2.7 Device Information and configuration

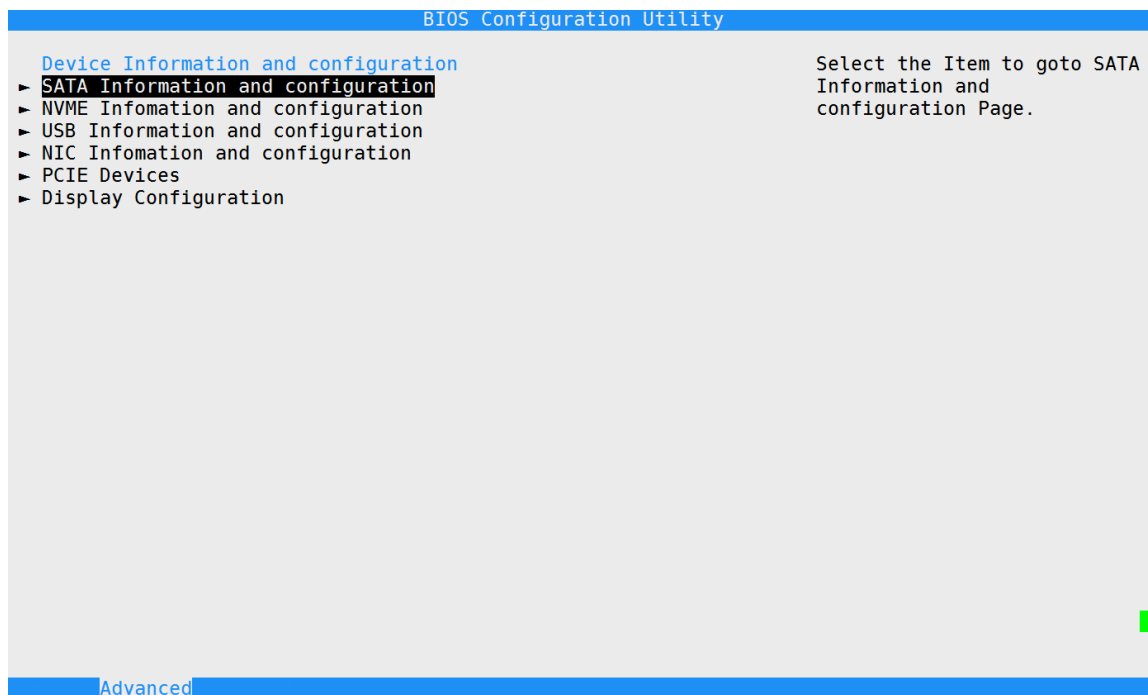


图 4-9 Device Information and Configuration 页面

4.3.2.7.1 SATA Information and configuration

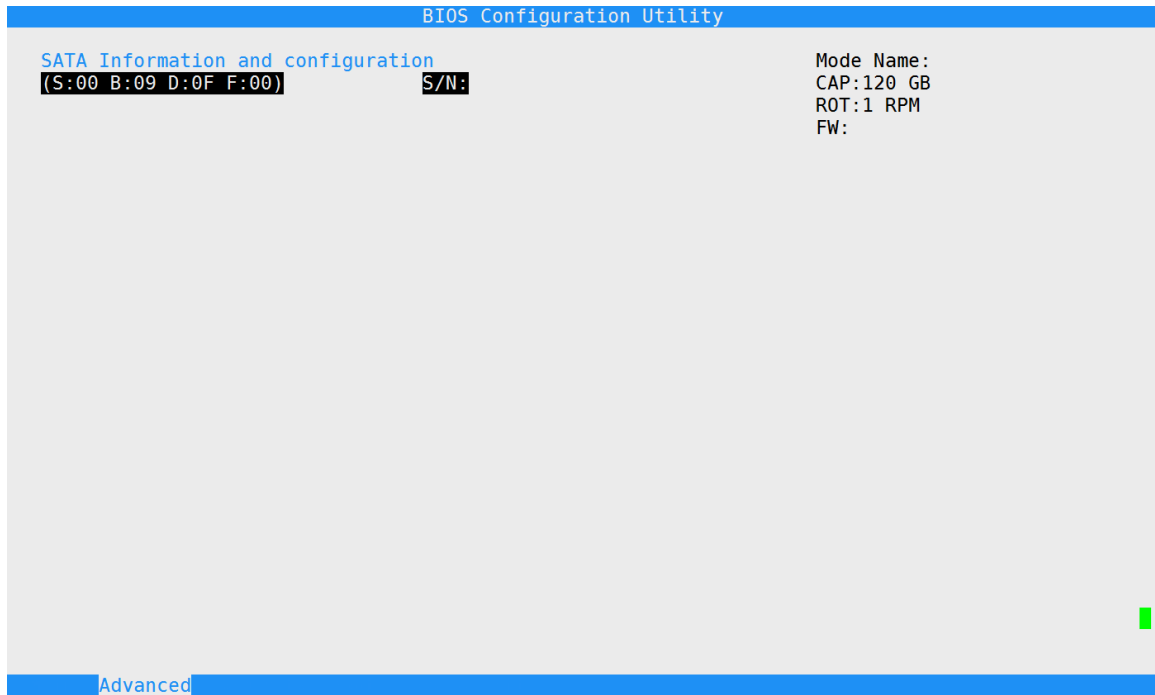


图 4-10 SATA Information and Configuration 页面

- **SATA Information and configuration**

查看 SATA 配置信息

4.3.2.7.2 NVME Information and configuration



图 4-11 NVME Information and Configuration 页面

- **NVME Information and configuration**

查看 NVME 配置信息。

4.3.2.7.3 USB Information and configuration

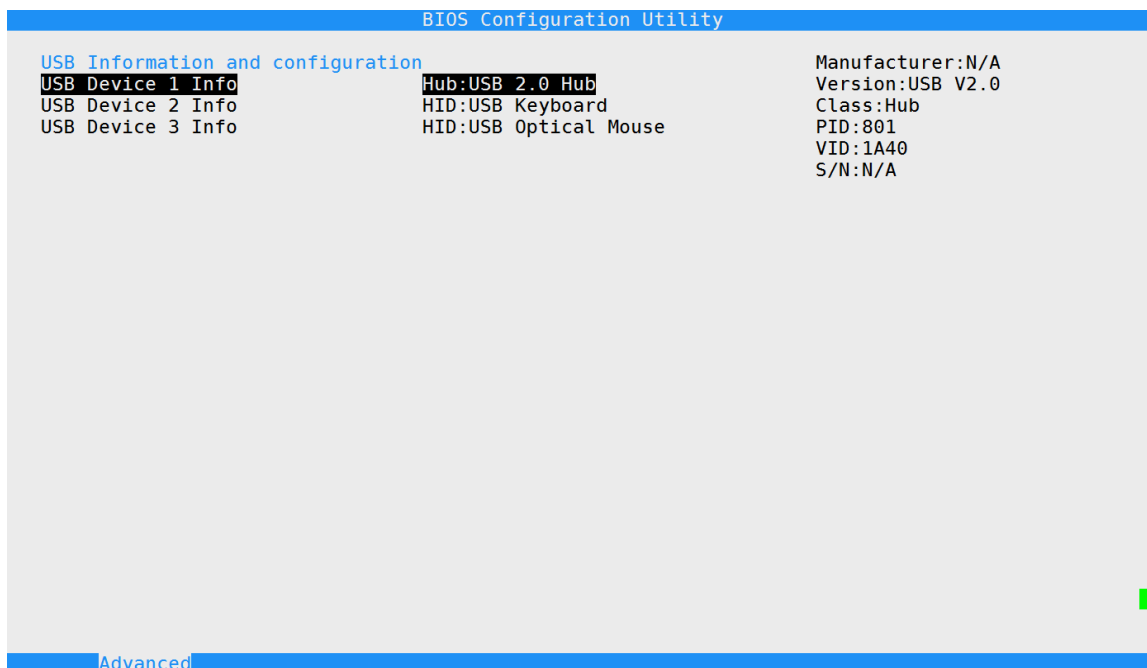


图 4-12 USB Information and Configuration 页面

●USB Information and configuration

查看 USB 设备配置信息。

4.3.2.7.4 NIC Information and configuration

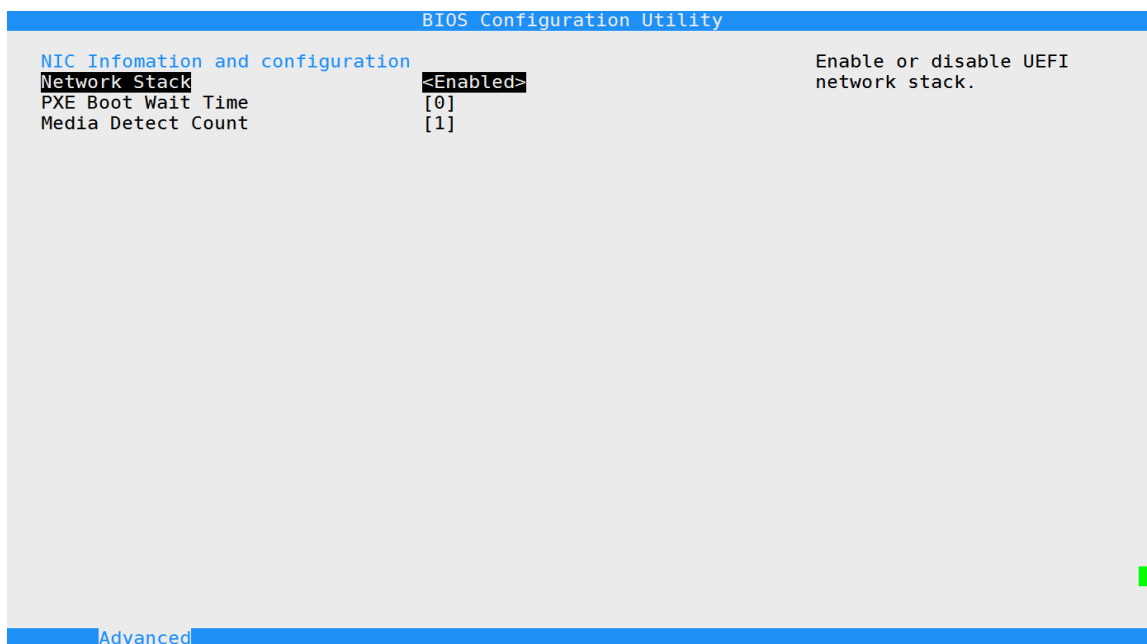


图 4-13 NIC Information and Configuration 页面

●NIC Information and configuration

网卡信息与配置：启用/禁用 PXE Boot（默认 Disable），以及设置 PXE Boot 等待时间和媒体检查数量。

4.3.2.7.5 PCIE Devices

BIOS Configuration Utility						
PCIE Devices						
Bus	Dev	Fun	VendorID	DeviceID	DeviceClass	
00	00	00	0x17CD	0xDC16	Bridge	
00	01	00	0x17CD	0xDC08	Bridge	
00	02	00	0x17CD	0xDC01	Bridge	
00	03	00	0x17CD	0xDC16	Bridge	
04	00	00	0x1D17	0x071F	Bridge	
05	01	00	0x1D17	0x0710	Bridge	
05	05	00	0x1D17	0x0714	Bridge	
05	08	00	0x1D17	0x0721	Bridge	
08	00	00	0x1D17	0x0722	Bridge	
09	15	00	0x1D17	0x9083	Storage	
09	16	00	0x1D17	0x3038	USB-UHCI	
09	16	01	0x1D17	0x3038	USB-UHCI	

↓

Advanced

图 4-14 PCIE Devices 页面

●PCIE Devices

查看 PCIE 设备.

4.3.2.7.6 Display Configuration

BIOS Configuration Utility		
Display Configuration		Graphics Card Switch
Graphics Card Switch	<Auto>	

Advanced

图 4-15 Display Configuration 页面

●Display Configuration

显示设置：切换板载显卡显示或自动选择显卡显示。

4.3.3 Security

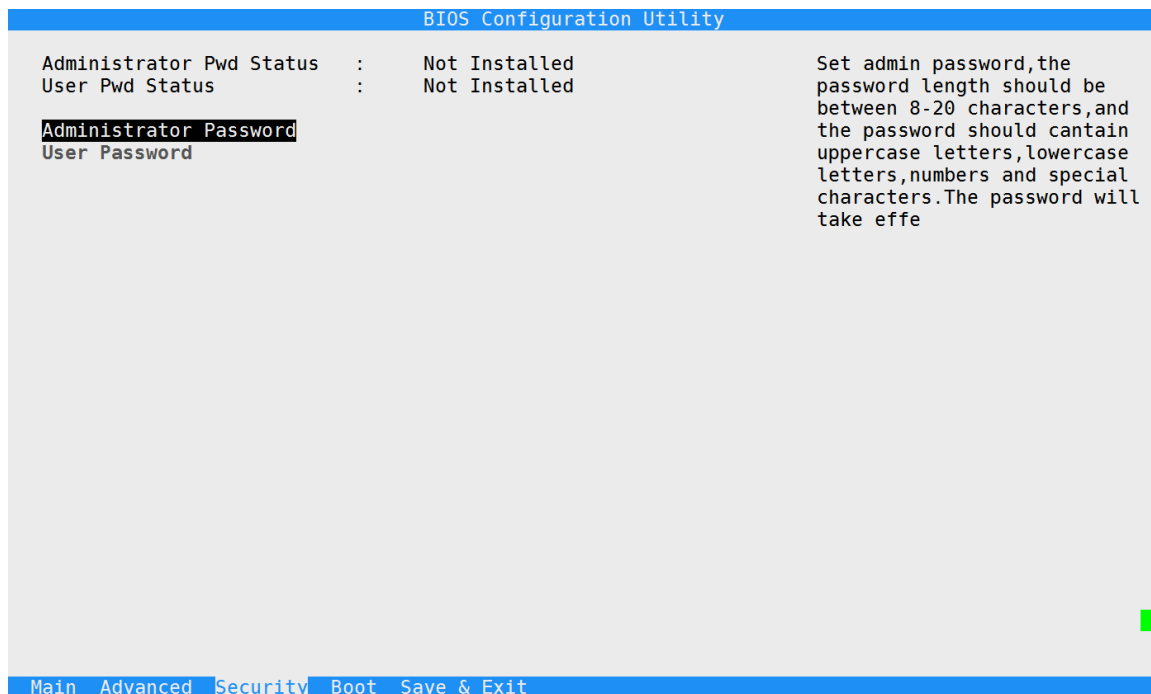


图 4-16 Security 页面

●Administrator Password

设置管理员密码。

●User Password

设置用户密码。



注意

如果只设置管理员密码，当进入 Setup 更改设置时必须输入管理员密码；

如果同时设置了管理员密码和用户密码，当进入 Setup 更改设置时必须输入管理员密码或者用户密码。如果输入管理员密码，则在 Setup 更改设置具有管理员权限；如果使用用户密码，则在 Setup 更改设置只具有用户权限（用户权限被限制于设置选项）。

4.3.4 Boot

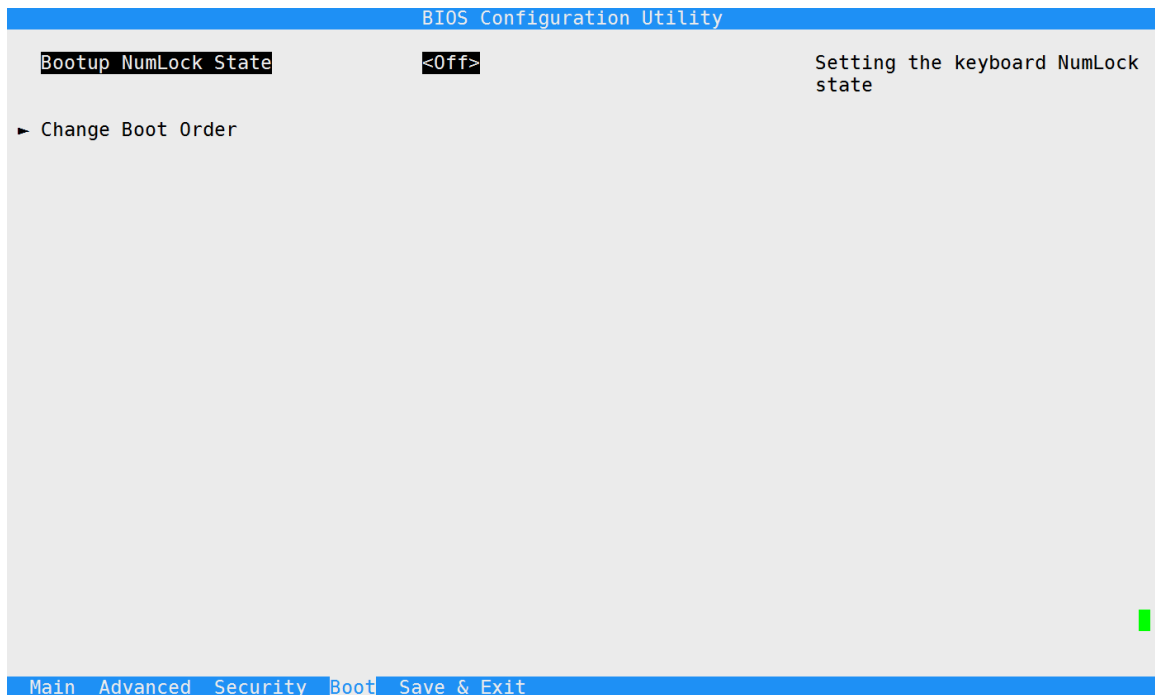


图 4-17 Boot 页面

●Bootup NumLock State

小键盘数字键的开关。

4.3.4.1 Change Boot Order

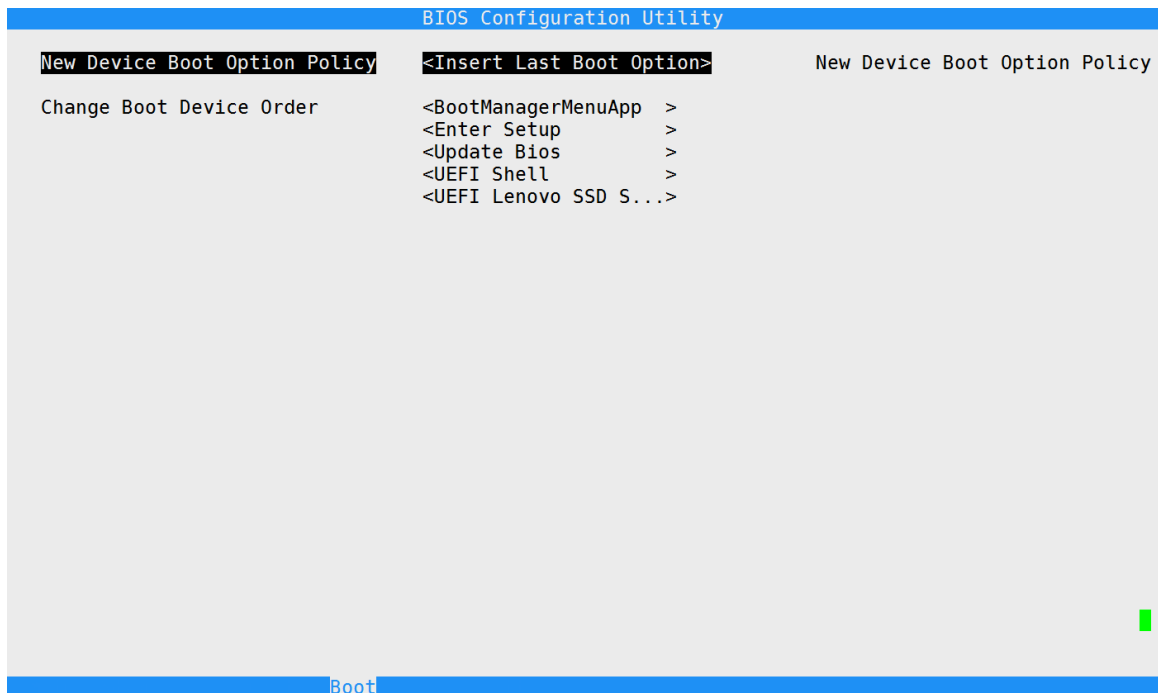


图 4-18 Change Boot Order 页面

●New Device Boot Option Policy

新增设备启动选项策略：插入到第一启动项或插入到最后启动项

●Change Boot Order

更改启动设备顺序。

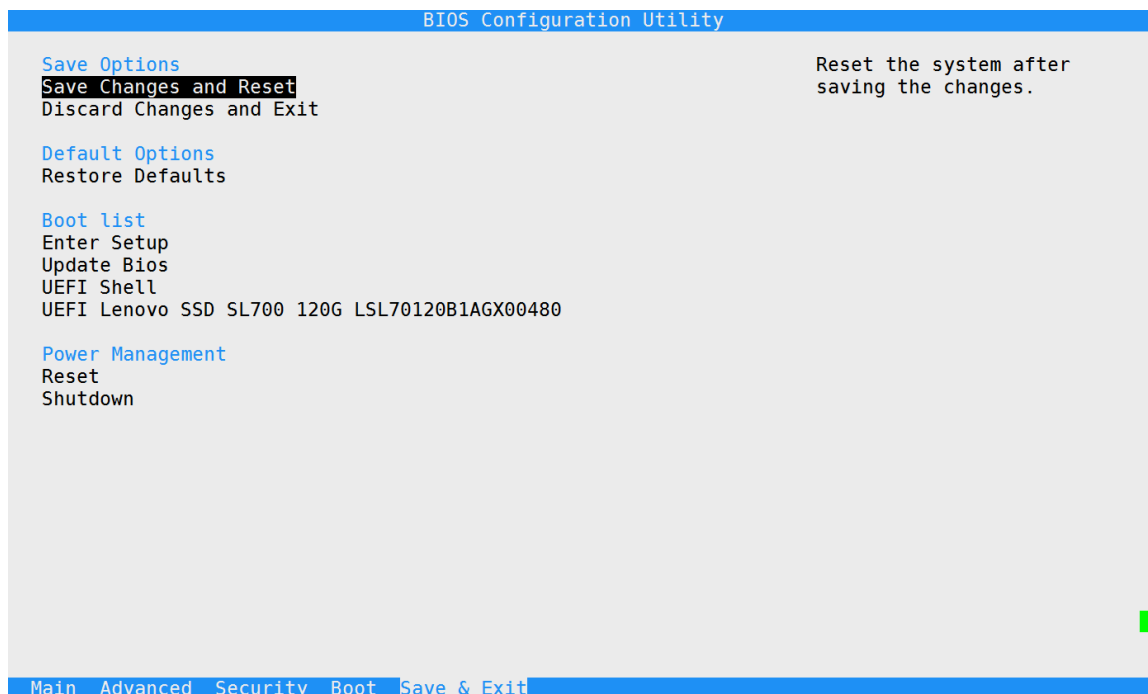
4.3.5 Save & Exit

图 4-19 Save & Exit 页面

●Save Changes and Reset

此项用于保存修改并重启。

●Discard Changes and Exit

此项用于放弃所作修改并退出 Setup 设置程序。

●Restore Defaults

恢复默认值。

●Boot list

启动列表：用户可直接在此选择启动项，按“Enter”键后，直接从选择的设备启动。

●Power Management

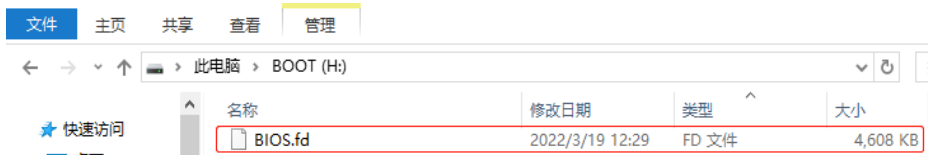
电源管理：用户可直接在此选择重启或关机，按“Enter”键后，立即执行重启或关机动作。

第五章 常用功能技术支持

5.1 BIOS、VBIOS、X100 固件更新

5.1.1 BIOS 更新步骤:

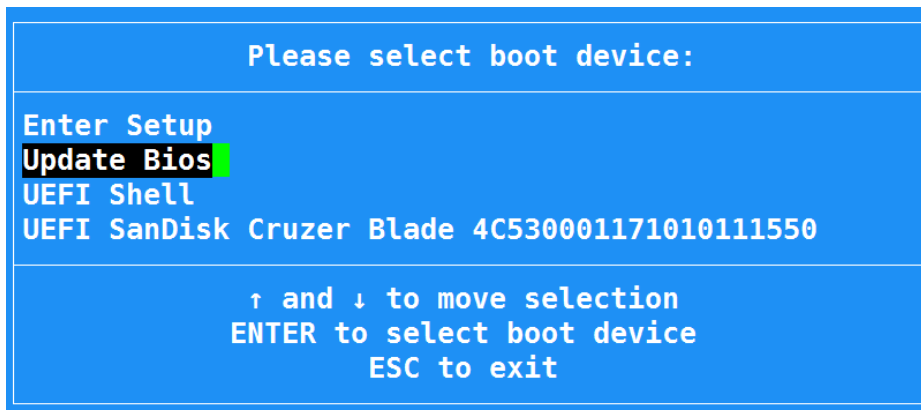
第一步: 准备一块足够容量的U盘，并将其格式化为FAT32；将UEFI BIOS固件拷贝至U盘根目录，并重命名为“BIOS.fd”。



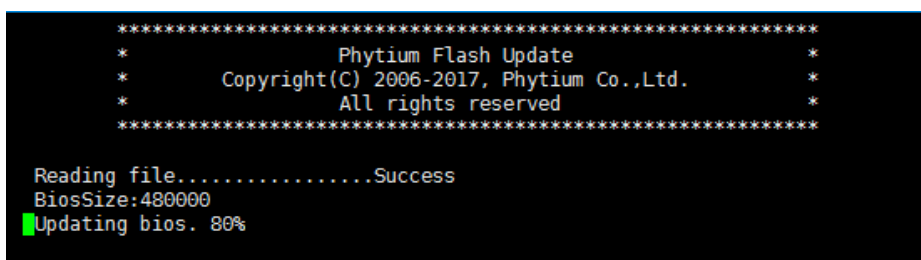
第二步: 将准备好的U盘插入USB口，主板上电启动，通过串口或者显示屏查看启动信息，等出现如下信息时：

```
Press [F2] or [ESC]to show boot menu options.
Press [F8] to enter setup.
Press [F12] to Update Bios form USB disk.
```

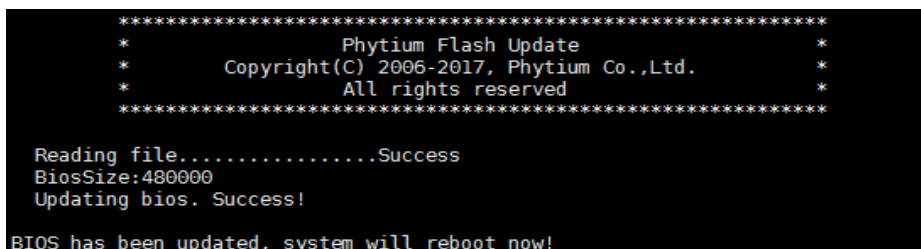
选择F2，进入如下菜单：选择Update Bios，



自动跳转至如下界面开始升级，耐心等待更新完成即可。



第三步: 出现如下界面表示更新完成，软件会自动重启，拔掉U 盘即可。

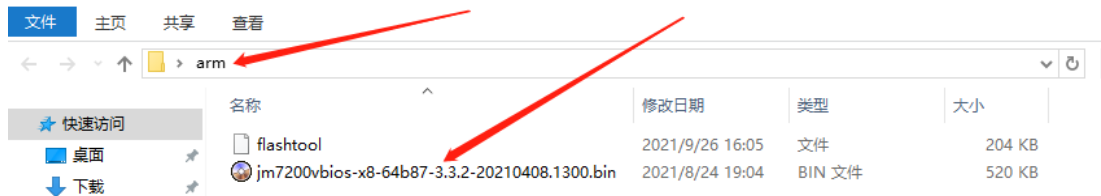


注意

BIOS 更新过程中不可断电。

5.1.2 VBIOS 更新步骤:

第一步: 准备好固件更新的工具 (flashtool-2.1.2-20210903.0829), 将相应固件 (以 jm7200vbios-x8-64b87-3.3.2-20210408.1300.bin 固件为例) 拷贝至对应主板架构的更新工具文件目录下 (FT-2000/4/8 拷贝到 arm 架构文件夹目录)。



第二步: 将编辑好的 Flashtool 拷贝到需要更新的机器桌面上, 进入 arm 架构文件夹目录, 在该文件夹内打开终端, 查看烧录工具与烧录固件是否存在。

```
ft@ft:~/桌面/VBIOS/flashtool-2.1.2-20210903.0829/arm$ ll
总用量 732
drwxrwxr-x 2 ft ft 4096 4月 1 11:33 ./
drwxrwxr-x 7 ft ft 4096 4月 1 11:33 ../
-rwxrwxr-x 1 ft ft 207896 4月 1 11:33 flashtool*
-rw-rw-r-- 1 ft ft 532480 4月 1 11:31 jm7200vbios-x8-64b87-3.3.2-20210408.1300.bin
ft@ft:~/桌面/VBIOS/flashtool-2.1.2-20210903.0829/arm$
```

第三步: 将 flshtool 加入权限 (第一次使用 flashtool 需要做这一步): 输入命令 `sudo chmod +x flashtool`, 然后输入系统管理员密码即可。

```
ft@ft:~/桌面/VBIOS/flashtool-2.1.2-20210903.0829/arm$ ll
总用量 732
drwxrwxr-x 2 ft ft 4096 4月 1 11:33 ./
drwxrwxr-x 7 ft ft 4096 4月 1 11:33 ../
-rw-rw-r-- 1 ft ft 207896 4月 1 11:33 flashtool
-rw-rw-r-- 1 ft ft 532480 4月 1 11:31 jm7200vbios-x8-64b87-3.3.2-20210408.1300.bin
ft@ft:~/桌面/VBIOS/flashtool-2.1.2-20210903.0829/arm$ sudo chmod +x flashtool
[sudo] ft 的密码:
ft@ft:~/桌面/VBIOS/flashtool-2.1.2-20210903.0829/arm$
```

第四步: 擦除原本固件并烧录所需新固件, 输入命令:

`sudo ./flashtool -ew jm7200vbios-x8-64b87-3.3.2-20210408.1300.bin`
(jm7200vbios-x8-64b87-3.3.2-20210408.1300.bin 为所需烧录固件)

```
ft@ft:~/桌面/VBIOS/flashtool-2.1.2-20210903.0829/arm$ sudo ./flashtool -ew jm7200vbios-x8-64b87-3.3.2-20210408.1300.bin
*****VERSION INFO*****
flashtool-2.1.2-20210903.0829
- by Changsha Jingjia Micro Electronics Co.,ltd.
*****FLASH INFO*****
name: GD25Q80C
id : 0xc84014
total size: 0x100000(1024KB)
sector size: 0x1000(4KB)
erase cmd : 0x20
*****
.....
Erase 0x51000 vbios new configfile finished!
Begin to write vbios file at addr 0x40000
.....
Begin to erase addr/size=0x40000/0x42000
.....
Begin to write addr/size=0x40000/0x42000
.....
Writing finished
Write and check finished!
ft@ft:~/桌面/VBIOS/flashtool-2.1.2-20210903.0829/arm$
```

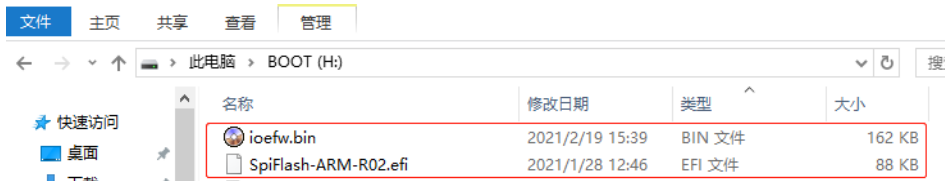
第五步: 更新成功后, 主板关机重新开机。

ⓘ 注意

VBIOS 更新过程中不可断电。

5.1.3 X100 固件更新步骤:

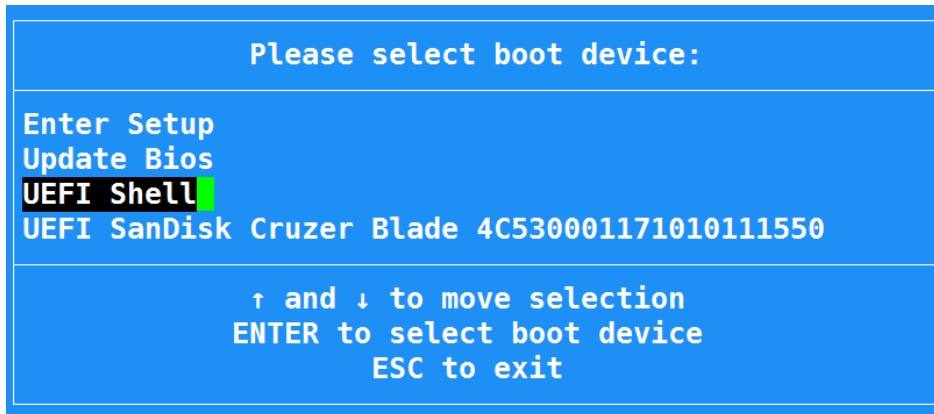
第一步: 准备一块足够容量的DOS启动U盘，将X100固件与UEFI更新工具（SpiFlash-ARM-R02.efi）拷贝至U盘根目录，并将X100固件重命名为“ioefw.bin”。



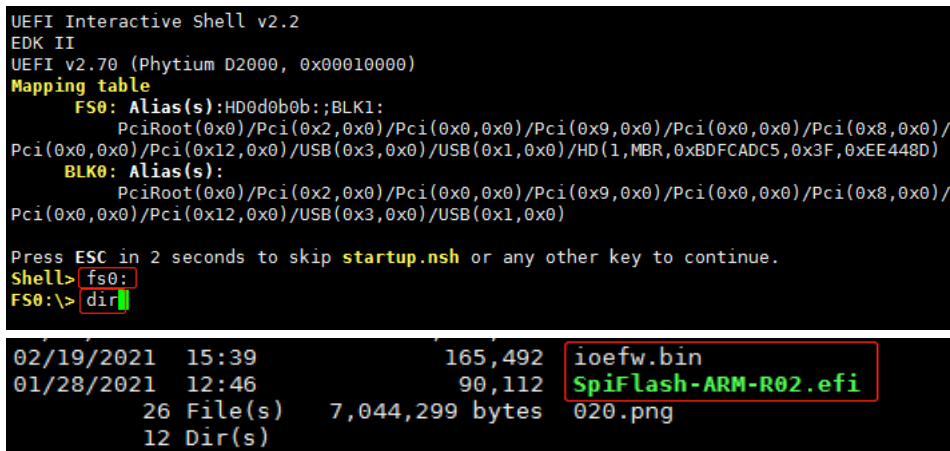
第二步: 将准备好的U盘插入主板USB口，主板上电启动，通过串口或者显示屏查看启动信息，等出现如下信息时：

```
Press [F2] or [ESC] to show boot menu options.
Press [F8] to enter setup.
Press [F12] to Update Bios form USB disk.
```

选择F2，进入如下菜单：选择UEFI Shell并按“ENTER”进入，



进入Shell界面后按“ENTER”键并输入“fs0:”进入当前所插入的U盘目录；再输入“dir”查看X100固件与更新工具是否存在，



第三步: 更新 X100 固件，输入命令：SpiFlash-ARM-R02.efi 按“ENTER”键开始更新；固件更新成功后断电重新开机生效。

```
FS0:\> SpiFlash-ARM-R02.efi
ZX-200 FW Flashing tool   R02   built date 2021-01-28
Membase:62200000
EP_BUS:17,EPTRFC_BUS:22!!
RDID Read Value:001440c8
RDSR Read Value:00000000
File size:165492
ROM Vendor  GIGADEVICE
Before Flash,Need to Erase chip sectors .....
64KB Sector Erasing
address 0
RDSR Read Value:00000000
address 10000
RDSR Read Value:00000000
address 20000
RDSR Read Value:00000000
Flashing Rom, Please DO NOT POWER OFF!
Flash rom done,size 165492!
Verify Rom begin !
Flash and Verify OK!!
Please Power Off System and Power On again to reload ZX-200 FW!!
FS0:\> _
```

第四步： 固件更新成功后关机并重新开机进入 U 盘目录下输入：SpiFlash-ARM-R02.efi -r 读取固件信息。

```
FS0:\> SpiFlash-ARM-R02.efi -r
ZX-200 FW Flashing tool   R02   built date 2021-01-28
Membase:62200000
EP_BUS:17,EPTRFC_BUS:22!!
RDID Read Value:001440c8
RDSR Read Value:00000000
Reading Rom begin !
Save SPIROM Address 0 Size 256 KB to ioefw_dump.bin
File ioefw_dump.bin open Fail
FS0:\> _
```

① 注意

X100 固件更新过程中不可断电。